PATENT COOPERATION TREATY

From the INTERNATIONAL BUREAU

PCT

To:
TAZAWA, Hiroaki
7F, Daito Bldg.
7-1, Kasumigaseki 3-chome
Chiyoda-ku, Tokyo 100-0013
JAPON

NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

Date of mailing (day/month/year) 08 November 2001 (08.11.01)		
Applicant's or agent's file reference 523431B		**IMPORTANT NOTICE**
International application No. PCT/JP00/06922	International filing date (day/month/year) 04 October 2000 (04.10.00)	Priority date (day/month/year) 27 April 2000 (27.04.00)
Applicant MITSUBISHI DENKI KABUSHIKI KAISHA et al		

1. Notice is hereby given that the International Bureau has **communicated**, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this notice:

   KR,US

   In accordance with Rule 47.1(c), third sentence, those Offices will accept the present notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:

   CN,EP,JP

   The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this notice is a copy of the international application as published by the International Bureau on

   08 November 2001 (08.11.01) under No. WO 01/84719

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a **demand for international preliminary examination** must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination (at present, all PCT Contracting States are bound by Chapter II).

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the **national phase**, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and the PCT Applicant's Guide, Volume II.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer J. Zahra
Facsimile No. (41-22) 740.14.35	Telephone No. (41-22) 338.91.11

EP・US PCT

特許協力条約

国際調査報告

（法８条、法施行規則第40、41条）
〔ＰＣＴ１８条、ＰＣＴ規則43、44〕

出願人又は代理人の書類記号　５２３４３１Ｂ	今後の手続きについては、国際調査報告の送付通知様式(ＰＣＴ／ＩＳＡ／２２０)及び下記５を参照すること。	
国際出願番号 ＰＣＴ／ＪＰ００／０６９２２	国際出願日 (日.月.年)　０４．１０．００	優先日 (日.月.年)　２７．０４．００
出願人（氏名又は名称） 三菱電機株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条（ＰＣＴ１８条）の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で　2　ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1．国際調査報告の基礎
　a．言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。
　　☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。
　b．この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。
　　☐ この国際出願に含まれる書面による配列表
　　☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
　　☐ 出願後に、この国際調査機関に提出された書面による配列表
　　☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表
　　☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。
　　☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2．☐ 請求の範囲の一部の調査ができない（第Ｉ欄参照）。

3．☐ 発明の単一性が欠如している（第Ⅱ欄参照）。

4．発明の名称は　☒ 出願人が提出したものを承認する。
　　　　　　　　☐ 次に示すように国際調査機関が作成した。

5．要約は　☒ 出願人が提出したものを承認する。
　　　　　☐ 第Ⅲ欄に示されているように、法施行規則第47条（ＰＣＴ規則38.2(b)）の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から１カ月以内にこの国際調査機関に意見を提出することができる。

6．要約書とともに公表される図は、
　第　7　図とする。☒ 出願人が示したとおりである。　☐ なし
　　　　　　　　　☐ 出願人は図を示さなかった。
　　　　　　　　　☐ 本図は発明の特徴を一層よく表している。

国際調査報告[redacted]

国際出願番号 [redacted]T／JP00／06922

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int. Cl⁷　　Ｈ０３Ｍ　１３／０１

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int. Cl⁷　　Ｈ０３Ｍ　１３／００－５３

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６
日本国公開実用新案公報	１９７１－２０００
日本国登録実用新案公報	１９９４－２０００
日本国実用新案登録公報	１９９６－２０００

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE/IEE Electronic Library online

C.　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X	ＪＰ，５９－１６５１５３，Ａ（岡野博一） １８．９月．１９８４（１８．０９．８４） 全文，１－６図（ファミリーなし）	4-6, 16-18, 19-24, 26
A	全文，１－６図（ファミリーなし）	1-3, 7-11, 12-15, 25
A	ＪＰ，５８－２１９６４７，Ａ（東京芝浦電気株式会社） ２１．１２月．１９８３（２１．１２．８３） 全文，１－１０図（ファミリーなし））	1-26

☐ Ｃ欄の続きにも文献が列挙されている。　　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日　２５．１２．００	国際調査報告の発送日　16.01.01
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｋ　８８３２ 西脇　博志　　印 電話番号　０３－３５８１－１１０１　内線　６８６８

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2001年11月8日 (08.11.2001)

PCT

(10) 国際公開番号
WO 01/84719 A1

(51) 国際特許分類[7]: H03M 13/01

(21) 国際出願番号: PCT/JP00/06922

(22) 国際出願日: 2000年10月4日 (04.10.2000)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2000-128286 2000年4月27日 (27.04.2000) JP

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 藤田八郎 (FUJITA, Hachiro) [JP/JP]. 吉田英夫 (YOSHIDA, Hideo) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 田澤博昭, 外(TAZAWA, Hiroaki et al.); 〒100-0013 東京都千代田区霞が関三丁目7番1号 大東ビル7階 Tokyo (JP).

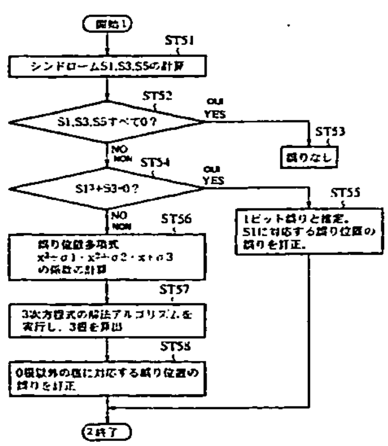
(81) 指定国 (国内): CN, JP, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類:
— 国際調査報告書

(54) Title: ERROR CORRECTION METHOD, ERROR CORRECTION DEVICE AND RECORDING MEDIUM IN WHICH ERROR CORRECTION PROGRAM IS RECORDED

(54) 発明の名称: 誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体



ST51...CALCULATION OF SYNDROMES S1, S2 AND S5
ST52...ALL OF S1, S2 AND S5 ZERO?
ST53...NO ERROR
ST55...ESTIMATED TO BE 1-BIT ERROR. ERROR IN ERROR POSITION CORRESPONDING TO S1 IS CORRECTED
ST56...CALCULATION OF COEFFICIENTS OF ERROR POSITION POLYNOMINAL X + Σ1 X + Σ2 X + Σ3
ST57...SOLUTION ALGORISM OF THIRD-ORDER EQUATION IS EXECUTED TO CALCULATE 3 ROOTS
ST58...ERRORS IN ERROR POSITIONS CORRESPONDING TO ROOTS OTHER THAN 0 ARE CORRECTED
1:...START
2:...END

(57) Abstract: A polynominal generation step in which, if the number of error bits estimated by an error bit count estimation step is 2-bit error or 3-bit error, a third-order error position polynominal is generated in accordance with the syndrome is provided. A normalized third-order equation is obtained from the third-order error position polynominal and the roots of the normalized third-order equation are calculated. The roots of the third-order error position polynominal are calculated from the roots of the normalized cubic equation.

[続葉有]

WO 01/84719 A1

(57) 要約:

誤りビット数推定ステップにより推定された誤りビット数が2ビット誤り又は3ビット誤りである場合、そのシンドロームから3次の誤り位置多項式を生成する多項式生成ステップを設け、その3次の誤り位置多項式から正規化3次方程式を求めて、その正規化3次方程式の根を計算し、その正規化3次方程式の根から3次の誤り位置多項式の根を計算する。

明　細　書

誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体

技術分野

この発明は、ディジタル無線通信及びディジタル磁気記録において発生する誤りを訂正する誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体に関するものである。

背景技術

従来のＢＣＨ符号の一般的復号は、以下に示すステップから構成されている。

①シンドロームの算出

②誤りビット数の推定

③誤り位置多項式の算出

④誤り位置多項式の根の計算

⑤誤り位置の訂正

通常、④誤り位置多項式の根の計算は、誤り位置多項式にガロア体の元を逐次代入し、根であるか否かをチェックするチェンサーチと呼ばれる方法により実行される。

このチェンサーチ法は、最大で符号長のステップ数の処理を必要とするため、効率が悪く高速な復号ができない。この問題を解決するために、３重及び４重誤り訂正ＢＣＨ符号の復号では、誤り位置多項式の直接解法が提案されている。

誤り位置多項式の直接解法は、電子通信学会論文誌「誤り位置多項式

の直接解法による３重及び４重誤り訂正ＢＣＨ符号の復号」（Ｖｏｌ．Ｊ６４－Ａ，Ｎｏ．２，ｐｐ．１３７－１４４）や、特開昭５９－１６５１５３号公報に開示されている。

以下、「誤り位置多項式の直接解法による３重及び４重誤り訂正ＢＣＨ符号の復号」に記載された従来の３ビット訂正ＢＣＨ符号及び４ビット訂正ＢＣＨ符号の誤り訂正方法について説明する。

第１図は前述の論文に記載されたガロア体ＧＦ（2^N）上の３ビット訂正ＢＣＨ符号の復号アルゴリズムを示すフローチャートである。以下、図を参照しながら、その動作について説明する。なお、Ｎは偶数であると仮定する。

まず、受信語からシンドロームＳ１，Ｓ３，Ｓ５を計算する（ステップＳＴ１）。シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”ならば誤りなしと推定し、復号処理を終了する（ステップＳＴ２，ＳＴ３）。シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”でない場合は、$U=S1^3+S3$を計算し、Ｕ＝０ならば１ビット誤りであると推定する（ステップＳＴ２，ＳＴ４，ＳＴ５）。

Ｕ＝０でない場合は、

$$V=S1^3+S3+(S1^3\cdot S3+S1\cdot S5)/(S1^3+S3)$$

を計算し、Ｖ＝０ならば２ビット誤りであると推定して、２次方程式の解法アルゴリズムを実行する（ステップＳＴ６，ＳＴ７，ＳＴ８）。Ｖ＝０でない場合は３ビット誤りであると推定して、３次方程式の解法アルゴリズムを実行する（ステップＳＴ６，ＳＴ９，ＳＴ１０）。

１ビット誤りの場合の誤り位置多項式は下記の式（１）で与えられる。式（１）の根はＳ１である。

$$x+S1=0 \qquad (1)$$

2ビット誤りの場合の誤り位置多項式は下記の式(2)で与えられる。

$$x^2+S1\cdot x+(S1^3+S3)/S1=0 \tag{2}$$

以下、式(2)の根の求め方を説明するが、説明を簡単化するため、式(2)の代わりに、式(3)のような一般的な2次方程式の解法を説明する。

$$x^2+\sigma 1\cdot x+\sigma 2=0 \tag{3}$$

$\sigma 1=0$のとき、式(3)の根は$x=\sigma 2^{1/2}$である。$\sigma 1\neq 0$のとき、$x=\sigma 1\cdot y$とおくと、式(3)は式(4)のような正規化された2次方程式に変形される。

$$y^2+y+\sigma 2/\sigma 1^2=0 \tag{4}$$

予め、定数項($\sigma 2/\sigma 1^2$)の値に対して、式(4)の1根をテーブルに格納しておき、定数項でテーブルを参照すれば1根が求まる。このとき、テーブルに格納された1根を$y1$とすれば、もう1根は解と係数の関係から$y1+1$となる。式(4)の2根$y1$, $y1+1$から式(3)の2根$x1=\sigma 1\cdot y1$, $x2=x1+\sigma 1$が求まる。

第2図は2次方程式$x^2+\sigma 1\cdot x+\sigma 2=0$の解法アルゴリズムを示すフローチャートである。なお、適切な誤り位置多項式は重根を持たないため、$\sigma 1=0$のときは訂正不可能となる。

次に、3ビット誤りの場合の誤り位置多項式は一般に式(5)で与えられる。なお、式(5)の係数はシンドロームにより計算される。

$$x^3+\sigma 1\cdot x^2+\sigma 2\cdot x+\sigma 3=0 \tag{5}$$

$x=y+\sigma 1$とおくと、式(5)は式(6)のような正規化された3次方程式に変形される。

$$y^3+p\cdot y+q=0 \tag{6}$$

$$p=\sigma 1^2+\sigma 2$$

$q=\sigma 1\cdot\sigma 2+\sigma 3$

ところで、ωを1の3乗根（ガロア体GF（2^N）のNを偶数と仮定しているため1の3乗根は存在する）とすると、一般に次式が成立する。

$$\{y+(\beta+\gamma)\}\{y+(\beta\cdot\omega+\gamma\cdot\omega^2)\}$$
$$\{y+(\beta\cdot\omega^2+\gamma\cdot\omega)\}=y+\beta\cdot\gamma\cdot y+\beta^3+\gamma^3 \quad (7)$$

式（6）と式（7）の対応する係数を等値して、下記の2個の関係式（式（8））を得る。

$$\beta^3+\gamma^3=q$$
$$\beta\cdot\gamma=p \quad (8)$$

式（8）よりβ^3とγ^3は下記の式（9）に示す2次方程式の2根となる。

$$t^2+q\cdot t+p^3=0 \quad (9)$$

式（9）は上述した2次方程式の解法を用いて解くことができる。2根をt 1，t 2とすると、$t1=\beta^3$，$t2=\gamma^3$であり、これから立方根テーブルを参照してβとγを求めることができる。

立方根は3つあるが、そのうちの1つをテーブルに格納しておけば、他の2根は1の3乗根ωを利用して求めることができる。t 1で立方根テーブルを参照して$t1^{1/3}$を得たとすると、βは$t1^{1/3}$，$t1^{1/3}\cdot\omega$，$t1^{1/3}\cdot\omega^2$のいずれかであり、また、t 2で立方根テーブルを参照して$t2^{1/3}$を得たとすると、γは$t2^{1/3}$，$t2^{1/3}\cdot\omega$，$t2^{1/3}\cdot\omega^2$のいずれかである。

ここで、β，γを式（8）の第2式を満たすように選ぶと、式（6）の3根$y1=\beta+\gamma$，$y2=\beta\cdot\omega+\gamma\cdot\omega^2$，$y3=\beta\omega^2+\gamma\cdot\omega$が求まり、さらに、式（5）の3根$x1=y1+\sigma 1$，$x2=y2+\sigma$

１，ｘ３＝ｙ３＋σ１が求まる。

第３図は３次方程式の解法アルゴリズムを示すフローチャートであり、第４図は第３図において正規化された３次方程式y^3＋ｐｙ＋ｑ＝０の解法アルゴリズムを示すフローチャートである。第４図に示すように本アルゴリズムでは立方根テーブルが必要である。

１～３ビットの誤りと推定された場合、上述の各誤り位置多項式の直接解法により、その根を算出することができる。その算出された根（ガロア体の元）の指数は誤り位置を表すため、ガロア体の各元に対して、その指数を格納したテーブルを用意すれば、このテーブルを参照して誤り位置を特定することができる。

誤り位置を特定すると、誤りが検出された位置の誤りを訂正し（ステップＳＴ１１）、復号結果を出力する。

以上から明らかなように、従来の３ビット訂正ＢＣＨ符号の復号では、２ビット誤りの場合と３ビット誤りの場合で、別々の処理をするなどアルゴリズムが煩雑になる。また、誤り位置多項式の直接解法においては、２次方程式を解くための正規化２次方程式の根テーブル及び正規化３次方程式を解くための立方根テーブルが必要であり、また、算出された根と誤り位置を対応させるテーブルも必要であるため、それらのテーブルを格納するための大きな記憶容量が必要である。

次に４ビット訂正ＢＣＨ符号の誤り訂正方法について説明する。

第５図は前述の論文に記載されたガロア体ＧＦ（2^N）上の４ビット訂正ＢＣＨ符号の復号アルゴリズムを示すフローチャートである。以下、図を参照しながら、その動作について説明する。なお、Ｎは偶数であると仮定する。

まず、受信語からシンドロームＳ１，Ｓ３，Ｓ５，Ｓ７を計算する（ステップＳＴ２１）。シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが

“０”ならば誤りなしと推定し、復号処理を終了する（ステップＳＴ２２，ＳＴ２３）。

シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが“０”でない場合は、$U=S1^3+S3$と、$V=S1(S1^6+S5)+S3(S1^3+S3)$とを計算し、Ｖ＝０の場合は、２ビット以下の誤りが発生したものと推定し、Ｕ＝０ならば１ビット誤りであると推定し（ステップＳＴ２４，ＳＴ２５，ＳＴ２６）、Ｕ≠０の場合には、２ビット誤りが発生したと推定する（ステップＳＴ２４，ＳＴ２５，ＳＴ２７）。

一方、Ｖ≠０の場合は、３ビットまたは４ビット誤りが発生したものと推定する。

１ビット誤り及び２ビット誤りの誤り位置多項式は、上述した３ビット訂正ＢＣＨ符号の誤り訂正方法のところで述べたものと全く同じである（ステップＳＴ２６，ＳＴ２７，ＳＴ２８）。一方、３ビットまたは４ビット誤りが発生した場合は、下記の式（１０）に示す４次の誤り位置多項式の係数を計算する（ステップＳＴ２９）。

$$x^4+\sigma 1\cdot x^3+\sigma 2\cdot x^2+\sigma 3\cdot x+\sigma 4=0 \qquad (10)$$

ここで、定数項σ４が“０”ならば、３ビット誤りであると推定して、３次方程式の解法アルゴリズムを実行し（ステップＳＴ３０，ＳＴ３１）、定数項σ４が“０”でない場合は、４ビット誤りであると推定して、４次方程式の解法アルゴリズムを実行する（ステップＳＴ３０，ＳＴ３２）。

３ビット誤りの場合、誤り位置多項式は下記の式（１１）に示す３次方程式であり、３ビット訂正ＢＣＨ符号の復号のところで述べた３次方程式の解法アルゴリズムを用いて解くことができる（ステップＳＴ３１）。

$$x^3+\sigma 1\cdot x^2+\sigma 2\cdot x+\sigma 3=0 \qquad (11)$$

次に4ビット誤りの場合の4次方程式の解法について説明する。

式(10)が2次多項式の積に因数分解されるとすると、式(12)の展開式のように表される。

$$(x^2+p1\cdot x+q1)(x^2+p2\cdot x+q2)$$
$$=x^4+(p1+p2)x^3+(q1+q2+p1\cdot p2)x^2$$
$$+(p1\cdot q2+p2\cdot q1)x+q1\cdot q2 \qquad (12)$$

式(10)と式(12)の対応する係数を等値して、下記の4個の関係式(式(13))を得る。

$$p1+p2=\sigma 1$$
$$q1+q2+p1\cdot p2=\sigma 2$$
$$p1\cdot q2+p2\cdot q1=\sigma 3$$
$$q1\cdot q2=\sigma 4 \qquad (13)$$

$p1\cdot p2=\lambda$とおくと、式(13)より式(14)のような正規化された3次方程式が得られる。

$$\lambda^3+(\sigma 2^2+\sigma 1\cdot\sigma 3)\lambda+\sigma 1\cdot\sigma 2\cdot\sigma 3$$
$$+\sigma 3^2+\sigma 1^2\cdot\sigma 4=0 \qquad (14)$$

式(14)を上述の正規化された3次方程式の解法アルゴリズムにより解き、1根を$\lambda 1$とすると、$p1$と$p2$は式(15)の2次方程式の2根として求まり、$q1$と$q2$は式(16)の2次方程式の2根として求まる。

$$x^2+\sigma 1\cdot x+\lambda 1=0 \qquad (15)$$
$$x^2+(\sigma 2+\lambda 1)x+\sigma 4=0 \qquad (16)$$

$(p1, q1)$と$(p2, q2)$を式(13)の第3式を満たすように選び、$p1$と$q1$より式(17)の2次方程式を解いて式(10)の2根$x1$, $x2$が求まり、また、$p2$と$q2$より式(18)の2次方程式を解いて式(10)の残りの2根$x3$, $x4$が求まる。

$$x^2+p1\cdot x+q1=0 \qquad (17)$$

$$x^2+p2\cdot x+q2=0 \qquad (18)$$

第6図は4次の誤り位置多項式の解法アルゴリズムを示すフローチャートである。本アルゴリズムでは図に示すように2次方程式を4回解く必要があり、また、ｐ１，ｐ２，ｑ１，ｑ２から適当な組合せを選ぶなど処理が複雑かつ多いという問題点がある。

１～４ビットの誤りと推定された場合、上述の各誤り位置多項式の直接解法により、その根を算出することができる。算出された根（ガロア体の元）の指数は誤り位置を表すため、テーブルを参照して誤り位置を特定することができる。

以上から明らかなように、４ビット訂正ＢＣＨ符号の復号では、３ビット誤りの場合と４ビット誤りの場合で、別々の処理をするなどアルゴリズムが煩雑である。また、４次の誤り位置多項式の直接解法においては、２次方程式を４回解く必要があるなどアルゴリズムが複雑で処理ステップ数が多い。また、上述の３ビット訂正ＢＣＨ符号と同様に、正規化２次方程式の根テーブル及び正規化３次方程式を解くための立方根テーブルや、算出された誤り位置多項式の根と誤り位置を対応させるテーブルも必要であるため、それらのテーブルを格納するための大きな記憶容量が必要である。

従来の誤り訂正方法は以上のように構成されているので、復号アルゴリズムの処理の分岐が多く煩雑であり、処理量が多くなる課題があった。また、多くのテーブルを用意する必要があるため、大きな記憶容量が必要である課題があった。

なお、従来のアルゴリズムを回路で実現する場合、上述のテーブルをＲＯＭにより実現するが、ＲＯＭを多用すると回路規模が大きくなる課題もあった。

この発明は上記のような課題を解決するためになされたもので、復号アルゴリズムを単純化して処理量を低減することができる誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体を得ることを目的とする。

また、この発明は、テーブルサイズを小型化して記憶容量を少なくすることができる誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体を得ることを目的とする。

発明の開示

この発明に係る誤り訂正方法は、誤りビット数推定ステップにより推定された誤りビット数が2ビット誤り又は3ビット誤りである場合、そのシンドロームから3次の誤り位置多項式を生成する多項式生成ステップと、その多項式生成ステップにより生成された3次の誤り位置多項式から正規化3次方程式を求めて、その正規化3次方程式の根を計算し、その正規化3次方程式の根から3次の誤り位置多項式の根を計算する多項式解法ステップと、その多項式解法ステップにより計算された3次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップとを設けたものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正方法は、多項式解法ステップが正規化3次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化3次方程式の根を計算するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくす

ることができる効果がある。

この発明に係る誤り訂正方法は、訂正ステップが誤り位置多項式の根から誤り位置を特定する際、その誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定するようにしたものである。

このことによって、誤り位置多項式の根から誤り位置を算出するためのガロア体のテーブルが不要になり、更に必要なテーブルのサイズを削減することができる効果がある。

この発明に係る誤り訂正方法は、誤りビット数推定ステップにより推定された誤りビット数に応じて２次の誤り位置多項式又は４次の誤り位置多項式を生成する多項式生成ステップと、その多項式生成ステップにより生成された２次の誤り位置多項式の根を計算する２次方程式解法ステップと、その多項式生成ステップにより生成された４次の誤り位置多項式の根を計算する４次方程式解法ステップと、その２次方程式解法ステップより計算された２次の誤り位置多項式の根又は４次方程式解法ステップより計算された４次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップとを設けたものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正方法は、多項式生成ステップにより生成された４次の誤り位置多項式から正規化３次方程式を生成して、その正規化３次方程式の根を計算する３次方程式解法ステップと、その３次方程式解法ステップにより計算された正規化３次方程式の根から２次方程式を生成して、その２次方程式の根を計算する第１の２次方程式解法ステップと、その第１の２次方程式解法ステップにより計算された２次方程式の根から２組の２次方程式を生成して、２組の２次方程式の根を計算す

る第２の２次方程式解法ステップと、その第２の２次方程式解法ステップにより計算された２次方程式の４根から４次の誤り位置多項式の根を特定する根特定ステップとから４次方程式解法ステップを構成するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正方法は、３次方程式解法ステップが正規化３次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化３次方程式の根を計算するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正方法は、ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定ステップを設けたものである。

このことによって、速やかに誤り位置を特定して、その誤り位置の値を訂正することができるとともに、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正方法は、誤りビット数推定ステップが部分体を指数表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正方法は、誤りビット数推定ステップが部分体をベクトル表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくす

ることができる効果がある。

この発明に係る誤り訂正方法は、誤りビット数推定ステップが部分体を正規基底で表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正方法は、誤りビット数推定ステップが部分体を双対基底で表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段により推定された誤りビット数が２ビット誤り又は３ビット誤りである場合、そのシンドロームから３次の誤り位置多項式を生成する多項式生成手段と、その多項式生成手段により生成された３次の誤り位置多項式から正規化３次方程式を求めて、その正規化３次方程式の根を計算し、その正規化３次方程式の根から３次の誤り位置多項式の根を計算する多項式解法手段と、その多項式解法手段により計算された３次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正手段とを設けたものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正装置は、多項式解法手段が正規化３次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化３次方程式の根を計算するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくす

ることができる効果がある。

この発明に係る誤り訂正装置は、訂正手段が誤り位置多項式の根から誤り位置を特定する際、その誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定するようにしたものである。

このことによって、誤り位置多項式の根から誤り位置を算出するためのガロア体のテーブルが不要になり、その結果、更に必要なテーブルのサイズを削減して、回路規模を小さくすることができる効果がある。

この発明に係る誤り訂正装置は、誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定する訂正手段を複数個並列に配置するようにしたものである。

このことによって、処理の高速化を図ることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段により推定された誤りビット数に応じて２次の誤り位置多項式又は４次の誤り位置多項式を生成する多項式生成手段と、その多項式生成手段により生成された２次の誤り位置多項式の根を計算する２次方程式解法手段と、その多項式生成手段により生成された４次の誤り位置多項式の根を計算する４次方程式解法手段と、その２次方程式解法手段より計算された２次の誤り位置多項式の根又は４次方程式解法手段より計算された４次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正手段とを設けたものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正装置は、多項式生成手段により生成された４次の誤り位置多項式から正規化３次方程式を生成して、その正規化３次

方程式の根を計算する３次方程式解法手段と、その３次方程式解法手段により計算された正規化３次方程式の根から２次方程式を生成して、その２次方程式の根を計算する第１の２次方程式解法手段と、その第１の２次方程式解法手段により計算された２次方程式の根から２組の２次方程式を生成して、２組の２次方程式の根を計算する第２の２次方程式解法手段と、その第２の２次方程式解法手段により計算された２次方程式の４根から４次の誤り位置多項式の根を特定する根特定手段とから４次方程式解法手段を構成するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、３次方程式解法手段が正規化３次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化３次方程式の根を計算するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定手段を設けたものである。

このことによって、速やかに誤り位置を特定して、その誤り位置の値を訂正することができるとともに、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段が部分体を指数表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくす

ることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段が部分体をベクトル表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段が部分体を正規基底で表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正装置は、誤りビット数推定手段が部分体を双対基底で表現するようにしたものである。

このことによって、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

この発明に係る誤り訂正プログラムが記録された記録媒体は、誤りビット数が２ビット誤り又は３ビット誤りである場合、シンドロームから３次の誤り位置多項式を生成する多項式生成処理と、その３次の誤り位置多項式から正規化３次方程式を求めて、その正規化３次方程式の根を計算し、その正規化３次方程式の根から３次の誤り位置多項式の根を計算する多項式解法処理と、その３次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正処理とを行うプログラムを記録するものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正プログラムが記録された記録媒体は、誤りビット数に応じて２次の誤り位置多項式又は４次の誤り位置多項式を生成する多項式生成処理と、その２次の誤り位置多項式の根を計算する２次

方程式解法処理と、その４次の誤り位置多項式の根を計算する４次方程式解法処理と、その２次の誤り位置多項式の根又は４次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正処理とを行うプログラムを記録するものである。

このことによって、復号アルゴリズムを単純化して処理量を低減することができる効果がある。

この発明に係る誤り訂正プログラムが記録された記録媒体は、ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定処理を行うプログラムを記録するものである。

このことによって、速やかに誤り位置を特定して、その誤り位置の値を訂正することができるとともに、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。

図面の簡単な説明

第１図はガロア体ＧＦ（2^N）上の３ビット訂正ＢＣＨ符号の復号アルゴリズムを示すフローチャートである。

第２図は２次方程式$x^2+\sigma 1\cdot x+\sigma 2=0$の解法アルゴリズムを示すフローチャートである。

第３図は３次方程式の解法アルゴリズムを示すフローチャートである。

第４図は正規化された３次方程式$y^3+py+q=0$の解法アルゴリズムを示すフローチャートである。

第５図はガロア体ＧＦ（2^N）上の４ビット訂正ＢＣＨ符号の復号アルゴリズムを示すフローチャートである。

第６図は４次の誤り位置多項式の解法アルゴリズムを示すフローチャ

ートである。

第７図はこの発明の実施の形態１による３ビット訂正ＢＣＨ符号の誤り訂正方法を示すフローチャートである。

第８図は立方根算出アルゴリズムを示すフローチャートである。

第９図はこの発明の実施の形態２による４ビット訂正ＢＣＨ符号の誤り訂正方法を示すフローチャートである。

第１０図はこの実施の形態２における４次方程式の解法アルゴリズムを示すフローチャートである。

第１１図はこの実施の形態３における誤り位置算出アルゴリズムを示すフローチャートである。

第１２図はこの発明の実施の形態４による３ビット訂正ＢＣＨ符号の誤り訂正装置を示す構成図である。

第１３図は２次方程式解法回路を示す構成図である。

第１４図は立方根算出回路を示す構成図である。

第１５図は変換回路を示す構成図である。

第１６図は正規化３次方程式解法回路を示す構成図である。

第１７図は変換回路を示す構成図である。

第１８図は誤り位置多項式解法回路を示す構成図である。

第１９図は誤り位置多項式解法回路を示す構成図である。

第２０図は４次方程式解法回路を示す構成図である。

第２１図はこの発明の実施の形態６による誤り訂正装置を示す構成図である。

第２２図は誤り位置検出回路を示す構成図である。

第２３図は３ビット訂正ＢＣＨ符号の誤り訂正方法のフローチャートである。

第２４図はシンドロームＳ１の計算方法を示すフローチャートである

。

第２５図は１ビット訂正ＢＣＨ符号の誤り訂正装置を示す構成図である。

第２６図はこの実施の形態１０による誤り訂正装置を示す構成図である。

第２７図はガロア体Ｋの２元Ｘ＝（ｘ１，ｘ０），Ｙ＝（ｙ１，ｙ０）の積Ｘ・Ｙを計算するフローチャートである。

第２８図はガロア体Ｋの元Ｘ＝（ｘ１，ｘ０）の逆元X^{-1}を計算するフローチャートである。

第２９図はガロア体演算プロセッサ２０６のブロック図である。

第３０図はこの実施の形態１１の誤り訂正装置を示す構成図である。

第３１図はシンドローム生成回路２０７のブロック図である。

発明を実施するための最良の形態

以下、この発明をより詳細に説明するために、この発明を実施するための最良の形態について、添付の図面に従って説明する。

実施の形態１．

第７図はこの発明の実施の形態１による３ビット訂正ＢＣＨ符号の誤り訂正方法を示すフローチャートである。図において、ＳＴ５１は受信語からシンドロームＳ１，Ｓ３，Ｓ５を計算するシンドローム計算ステップ、ＳＴ５２は誤りの有無を判定する有無判定ステップ、ＳＴ５３は誤りがないため処理を終了する終了ステップ、ＳＴ５４は１ビット誤りであるか否かを判定する１ビット誤り判定ステップである。なお、シンドローム計算ステップＳＴ５１，有無判定ステップＳＴ５２及び１ビット誤り判定ステップＳＴ５４から誤りビット推定ステップが構成されている。

ＳＴ５５は１ビット誤りを訂正する１ビット誤り訂正ステップ、ＳＴ５６はシンドロームから３次の誤り位置多項式を生成する多項式生成ステップ、ＳＴ５７は３次の誤り位置多項式から正規化３次方程式を求めて、その正規化３次方程式の根を計算し、その正規化３次方程式の根から３次の誤り位置多項式の根を計算する多項式解法ステップ、ＳＴ５８は３次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップである。

次に動作について説明する。

ガロア体$GF(2^8)$上の符号長がｎ、情報点数がｋの（ｎ，ｋ）３ビット訂正ＢＣＨ符号を用いて詳細に説明する。

まず、ステップＳＴ５１において、受信語からシンドロームＳ１，Ｓ３，Ｓ５を計算する。受信ビット$(r_{n-1}, r_{n-2}, \cdots, r_1, r_0)$を式（２１）の多項式で表すと、シンドロームは$S1=R(\alpha)$，$S3=R(\alpha^3)$，$S5=R(\alpha^5)$と計算される。ただし、αはガロア体の原始元であり、原始多項式$x^8+x^4+x^3+x^2+1$の根とする。

$$R(x)=r_{n-1}x^{n-1}+r_{n-2}x^{n-2}+\cdots+r_2x^2+r_1x+r_0 \tag{21}$$

次に、ステップＳＴ５２において、シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”であれば誤りなしと推定し、復号処理を終了する（ステップＳＴ５３）。シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”でない場合は、ステップＳＴ５４において、$T=S1^3+S3$を計算し、Ｔが“０”であれば１ビット誤りであると推定する（ステップＳＴ５５）。

このとき、誤り位置に対応するガロア体の元はＳ１である。ガロア体の元の指数は誤り位置に対応するため、予め、ガロア体の各元に対して、その指数をテーブルに格納しておき、その算出されたガロア体の元に

よりテーブルを参照することにより、誤り位置を特定して誤りを訂正する。

一方、Tが“0”でない場合は、ステップST56において、式（22）の3次の誤り位置多項式を生成し、3次の誤り位置多項式の係数をシンドロームより計算する。

$$x^3+\sigma 1\cdot x^2+\sigma 2\cdot x+\sigma 3=0 \qquad (22)$$

$$\sigma 1=S1$$

$$\sigma 2=S1^2+(S1^5+S5)/(S1^3+S3)$$

$$\sigma 3=S3+S1(S1^5+S5)/(S1^3+S3)$$

次に、ステップST57において、ステップST56で生成された3次の誤り位置多項式の根を計算する。

3次方程式の解法は、従来技術のところで述べた3次方程式の解法アルゴリズム及び正規化3次方程式の解法アルゴリズムを適用すればよいが、この実施の形態1では、その一部である2次方程式の解法アルゴリズム及び立方根算出アルゴリズムをテーブルルックアップではなく、以下に示す構成とする。

まず、2次方程式の解法アルゴリズムについて説明する。

一般的な2次方程式は式（23）で与えられるが、$x=p\cdot y$とおくと、式（23）は、式（24）のように正規化された形に変形される。

$$x^2+p\cdot x+q=0 \qquad (23)$$

$$y^2+y+c=0 \quad , \quad c=q/p^2 \qquad (24)$$

ガロア体GF（2^8）の基底として多項式基底{α^7, α^6, α^5, α^4, α^3, α^2, α, 1}をとり、cを式（25）に示すように基底展開すると、式（24）の1根yは式（26）で与えられる。なお、式（24）のもう1つの根は解と係数の関係から$y+1$である。これより、式（23）の2根$x1=p\cdot y$, $x2=x1+p$が求まる。

$$c = c7 \cdot \alpha^7 + c6 \cdot \alpha^6 + c5 \cdot \alpha^5 + c4 \cdot \alpha^4 + c3 \cdot \alpha^3 + c2 \cdot \alpha^2 + c1 \cdot \alpha + c0 \quad (25)$$

$$y = y7 \cdot \alpha^7 + y6 \cdot \alpha^6 + y5 \cdot \alpha^5 + y4 \cdot \alpha^4 + y3 \cdot \alpha^3 + y2 \cdot \alpha^2 + y1 \cdot \alpha + y0 \quad (26)$$

$$y7 = c0 + c1 + c2 + c4$$
$$y6 = c0 + c1 + c2 + c4 + c7$$
$$y5 = c1 + c2 + c3 + c4 + c6$$
$$y4 = c0 + c7$$
$$y3 = c1 + c2 + c3 + c4$$
$$y2 = c0 + c3 + c4 + c6$$
$$y1 = c0 + c2 + c4$$
$$y0 = 0$$

次に立方根算出アルゴリズムについて説明する。

本アルゴリズムではガロア体ＧＦ（2^8）（以下、Ｋとする）の元の立方根を部分体ＧＦ（2^4）（以下、Ｌとする）上の演算及びテーブルにより算出する。

ガロア体Ｋの部分体Ｌ上の基底を｛１，β｝とする。ここで、βは部分体Ｌに属さないガロア体Ｋの元であり、$\beta^2 + p \cdot \beta + q = 0$（ｐ，ｑはＬの元）を満たすものとする。一般にガロア体Ｋの元Ｂは、部分体Ｌの元ｂ０，ｂ１を用いて$B = b1 \cdot \beta + b0$と表される。

以下では、ｂ１が０でないと仮定し、方程式$A^3 = B$をみたすＢの立方根Ａの算出方法について説明する。

立方根$A = a1 \cdot \beta + a0$と表すと、上述の方程式は部分体上の方程式、即ち、式（２７）及び式（２８）に変形される。

$$(p^2 + q)\, a1^3 + p \cdot a0 \cdot a1^2 + a0^2 \cdot a1 = b1 \quad (27)$$

$$a0^3+p\cdot q\cdot a1^3+q\cdot a0\cdot a1^2=b0 \qquad (28)$$

式(27)×b0+式(28)×b1より、式(29)を得る。

$$\{(p^2+q)b0+p\cdot q\cdot b1\}a1^3$$
$$+(p\cdot b0+q\cdot b1)a0\cdot a1^2$$
$$+b0\cdot a0^2\cdot a1+b1\cdot a0^3$$
$$=0 \qquad (29)$$

式(28)の両辺を$a1^3$で割り、$x=a0/a1$とおき、式(30)に示す部分体上の3次方程式を得る。

$$b1\cdot x^3+b0\cdot x^2+(p\cdot b0+q\cdot b1)x$$
$$+p\cdot q\cdot b1+(p^2+q)b0=0 \qquad (30)$$

さらに、式(30)において、$x=y+b0/b1$とおくと、式(31)に示す部分体上の正規化された3次方程式を得る。

$$y^3+b2\cdot y+p\cdot b2=0 \qquad (31)$$
$$b2=(b0/b1)^2+p(b0/b1)+q$$

式(31)は部分体元b2により定まる方程式であり、b2に対して式(31)の方程式の1根をテーブルに格納しておけば、b2でテーブルを参照することにより式(31)の1根が求まる。従って、式(30)の1根xが求まる。これから式(27)を用いて式(32)のように$a1^3$が計算され、部分体の立方根テーブルを参照してa1を求めることができる。また、$a0=x\cdot a1$により、a0も求まる。

$$a1^3=b1/(x^2+p\cdot x+p^2+q) \qquad (32)$$

以上はb1が“0”でない場合の立方根算出方法であるが、b1が“0”のときBは部分体の元であり、部分体の立方根テーブルを参照して、その立方根を算出することができる。

第8図は立方根算出アルゴリズムを示すフローチャートである。

ステップST64のテーブルAは式(31)の根テーブルであり、ス

テップＳＴ６７及びステップＳＴ７０のテーブルＢは部分体の立方根テーブルである。以下、図の動作について説明する。

ステップＳＴ６１では初期値Ｂを部分体に分割する。ステップＳＴ６２ではｂ１が“０”であるか否かについて調べる。ｂ１が“０”であるならばステップＳＴ７０に進み、ｂ１が“０”でない場合はステップＳＴ６３に進む。

ステップＳＴ７０ではテーブルＢを参照してｂ０の立方根ｑを出力する。立方根ｑが存在しない場合は処理を終了し、立方根ｑが存在する場合は立方根Ａにｑを代入して処理を終了する（ステップＳＴ７１，ＳＴ７２）。

ステップＳＴ６２においてｂ１が０でない場合、ステップＳＴ６３において、式（３１）のｂ２を計算し、ステップＳＴ６４において、テーブルＡを参照して、式（３１）の根ｙを出力する。

根ｙが存在する場合はステップＳＴ６６に進み、根ｙが存在しない場合は処理を終了する（ステップＳＴ６５）。

ステップＳＴ６６では式（３０）の根ｘを計算し、これを用いて$a1^3$にあたるｂ３を計算する。ステップＳＴ６７ではテーブルＢを参照してｂ３の立方根ｑを算出する。立方根ｑが存在すればステップＳＴ６９に進み、立方根ｑが存在しなければ処理を終了する（ステップＳＴ６８）。ステップＳＴ６９ではａ０を計算し、Ｂの立方根を部分体に分割して出力する。

ここで必要なテーブルＡとテーブルＢのサイズについて具体例を上げて説明する。$\gamma=\alpha^{17}$とおくと、これは部分体ＧＦ（2^4）を生成する。即ち、集合｛$0, 1, \gamma, \gamma^2, \cdots, \gamma^{13}, \gamma^{14}$｝はガロア体の加減乗除演算で閉じた集合となる。$\beta=\alpha^{123}$とおくと、$\beta$はこの部分体に属さず、また、$\beta^2+p\cdot\beta+q=0$（$p=1$，$q=\gamma^3$）を満たす

。このとき、式（３１）の根テーブル（テーブルＡ）は８ワード×４ビット、部分体の立方根テーブル（テーブルＢ）は５ワード×４ビットである。

以上説明した２次方程式の解法アルゴリズム及び立方根算出アルゴリズムを用いて正規化３次方程式を解くことができる。

以下、式（２２）の３次の誤り位置多項式の解法について説明する。式（２２）において、$x=y+\sigma 1$とおくと、式（２２）は従来技術で説明した式（６）の正規化３次方程式に変換される。さらに、正規化３次方程式の係数ｐ，ｑより、式（９）の２次方程式が得られるが、これを上述した２次方程式の解法アルゴリズムを用いて解き１根ｔを算出する。

次に、上述した立方根算出アルゴリズムを用いてｔの立方根βを算出する。式（８）よりγはp/βと表され、式（６）の正規化３次方程式の３根が式（３３）のように算出される。ただし、ωは１の３乗根である。式（３３）の３根から式（２２）の３次の誤り位置多項式の３根$x1=y1+\sigma 1$，$x2=y2+\sigma 1$，$x3=y3+\sigma 1$が算出される。

$$y1=\beta+p/\beta$$
$$y2=\beta\cdot\omega+p/(\beta\cdot\omega)$$
$$y3=\beta\cdot\omega^2+p/(\beta\cdot\omega^2) \qquad (33)$$

ステップＳＴ５８ではステップＳＴ５７で算出された３根に対してガロア体の誤り位置テーブルを用いて誤り位置を特定し、その誤りの訂正処理を行う。ただし、２ビット誤りの場合、式（２２）が自明な根０をもつが、この根に対しては訂正処理を行わない。

以上から明らかなように、この実施の形態１によれば、３次の誤り位置多項式の根を算出するための正規化２次方程式の根テーブル及び立方根テーブルが不要であり、より小さい部分体上のテーブルで済む効果が

ある。また、従来の誤り訂正方法では2ビット誤りと3ビット誤りで場合分けをしていたが、この実施の形態1の誤り訂正方法では、2ビット誤りと3ビット誤りを同じシーケンスで処理するため、アルゴリズムが単純化される効果がある。

なお、従来技術と実施の形態1で必要とするテーブルは、従来の誤り訂正方法では正規化2次方程式の根テーブル２５６ワード×8ビット、立方根テーブル８５ワード×8ビット、誤り位置テーブル２５６ワード×8ビットが必要であるのに対し、この実施の形態1ではテーブルAの8ワード×4ビット、テーブルBの5ワード×4ビット、誤り位置テーブル256ワード×8ビットであり、誤り位置テーブルを除くと従来のテーブルサイズの約2％である。

実施の形態2.

第9図はこの発明の実施の形態2による4ビット訂正ＢＣＨ符号の誤り訂正方法を示すフローチャートである。図において、ＳＴ８１は受信語からシンドロームＳ１，Ｓ３，Ｓ５，Ｓ７を計算するシンドローム計算ステップ、ＳＴ８２は誤りの有無を判定する有無判定ステップ、ＳＴ８３は誤りがないため処理を終了する終了ステップ、ＳＴ８４は2ビット以下の誤りであるか否かを判定するビット誤り判定ステップである。なお、シンドローム計算ステップＳＴ８１，有無判定ステップＳＴ８２及びビット誤り判定ステップＳＴ８４から誤りビット推定ステップが構成されている。

ＳＴ８５は2ビット以下の誤りが検出された場合、2次の誤り位置多項式を生成する2次方程式生成ステップ（多項式生成ステップ）、ＳＴ８６は2次方程式の解法アルゴリズムを実行して、2次の誤り位置多項式の根を計算する2次方程式解法ステップ、ＳＴ８７は3ビット以上の

誤りが検出された場合、4次の誤り位置多項式を生成する4次方程式生成ステップ（多項式生成ステップ）、ＳＴ８８は4次方程式の解法アルゴリズムを実行して、4次の誤り位置多項式の根を計算する4次方程式解法ステップ、ＳＴ８９は2次の誤り位置多項式の根又は4次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップである。

次に動作について説明する。

ガロア体ＧＦ（2^8）上の符号長がn、情報点数がkの（n，k）４ビット訂正ＢＣＨ符号を用いて詳細に説明する。

まず、ステップＳＴ８１において、受信語からシンドロームＳ１，Ｓ３，Ｓ５，Ｓ７を計算する。受信ビット（r_{n-1}，r_{n-2}，…，r_1，r_0）を式（４１）の多項式で表すと、シンドロームはＳ１＝Ｒ（α），Ｓ３＝Ｒ（α^3），Ｓ５＝Ｒ（α^5），Ｓ７＝Ｒ（α^7）と計算される。ただし、αはガロア体の原始元であり、原始多項式$x^8+x^4+x^3+x^2+1$の根とする。

$$R(x)=r_{n-1}x^{n-1}+r_{n-2}x^{n-2}+\cdots+r_2x^2+r_1x+r_0 \qquad (41)$$

次に、ステップＳＴ８２において、シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが“０”であれば誤りなしと推定し、復号処理を終了する（ステップＳＴ８３）。シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが“０”でない場合は、ステップＳＴ８４において、$V=S1(S1^5+S5)+S3(S1^3+S3)$を計算し、Ｖが“０”ならば２ビット以下の誤りであると推定して、ステップＳＴ８５に進む。一方、Ｖが“０”でない場合は３ビット以上の誤りであると推定して、ステップＳＴ８７に進む。

ステップＳＴ８５では、式（４２）に示す２ビット以下の誤りに対応

する誤り位置多項式の係数を計算する。なお、1ビット誤りの場合、定数項σ2は0であり、式（42）は自明な根0を有する。

$$x^2+\sigma 1 x+\sigma 2=0 \qquad (42)$$

$$\sigma 1=S1$$

$$\sigma 2=(S1^3+S3)/S1$$

ステップST86では、上記実施の形態1で述べた2次方程式の解法アルゴリズムを実行することにより、式（42）の2次方程式を解いて2根を算出する。

ステップST84において、Vが“0”でない場合は、ステップST87において、式（43）に示す4次の誤り位置多項式の係数を計算する。なお、3ビット誤りの場合、定数項σ4は0であり、式（43）は自明な根0を有する。

$$x^4+\sigma 1\cdot x^3+\sigma 2\cdot x^2+\sigma 3\cdot x+\sigma 4=0 \qquad (43)$$

$$\sigma 1=S1$$

$$\sigma 2=\{S1(S1^7+S7)+S3(S1^5+S5)\}$$
$$/\{S3(S1^3+S3)+S1(S1^5+S5)\}$$

$$\sigma 3=\{S1(S1^3\cdot S5+S1\cdot S7)+S3(S1^6+S3^2)\}$$
$$/\{S3(S1^3+S3)+S1(S1^5+S5)\}$$

$$\sigma 4=\{S1^3(S1^7+S7)$$
$$+S3(S1^7+S1\cdot S3^2+S7)$$
$$+S5(S1^5+S1^2\cdot S3+S5)\}$$
$$/\{S3(S1^3+S3)+S1(S1^5+S5)\}$$

式（43）において、$x=y+c$, $c=(\sigma 3/\sigma 1)^{1/2}$とおくと、式（43）は式（44）のように変形される。

$$y^4+p\cdot y^3+q\cdot y^2+r=0 \qquad (44)$$

$$p=\sigma 1$$

$$q=\sigma 1 c+\sigma 2$$

$$r=c^4+\sigma 1\cdot c^3+\sigma 2\cdot c^2+\sigma 3\cdot c+\sigma 4$$

式（４４）が２次多項式の積に因数分解されるとすると、式（４５）のように展開される。

$$\begin{aligned}&(y^2+p1y+q1)(y^2+p2y+q2)\\&=y^4+(p1+p2)y^3+(q1+q2+p1\cdot p2)y^2\\&+(p1\cdot q2+p2\cdot q1)y+q1\cdot q2\end{aligned} \tag{45}$$

式（４４）と式（４５）の右辺の対応する係数を等値して、式（４６）のような４つの関係式を得る。

$$\begin{aligned}&p1+p2=p\\&q1+q2+p1\cdot p2=q\\&p1\cdot q2+p2\cdot q1=0\\&q1\cdot q2=r\end{aligned} \tag{46}$$

式（４６）の第３式より、$p1/q1=p2/q2=z$とおくと、第１式は式（４７）に、第２式は式（４８）に変形される。

$$z(q1+q2)=p \tag{47}$$

$$q1+q2+z^2\cdot q1\cdot q2=q \tag{48}$$

式（４７）と式（４８）と式（４６）の第４式より、式（４９）に示す正規化された３次方程式が得られる。

上記実施の形態１で述べた２次方程式解法アルゴリズム及び立方根算出アルゴリズムを用いて、正規化３次方程式の解法アルゴリズムを実行し、式（４９）の１根λを算出する。式（４６）の第４式及び式（４７）より、$q1$と$q2$は式（５０）の２次方程式の２根として求まる。これから、$p1=\lambda\cdot q1$，$p2=\lambda\cdot q2$として$p1$，$p2$も求まる。

$$z^3+(q/r)z+(p/r)=0 \tag{49}$$

$$t^2+(p/\lambda)t+r=0 \qquad (50)$$

ｐ１，ｐ２，ｑ１，ｑ２が計算されると、式（５１）から式（４４）の２根ｙ１，ｙ２、さらに、式（５２）から残りの２根ｙ３，ｙ４が求まり、式（４３）の４根ｘ１＝ｙ１＋ｃ，ｘ２＝ｙ２＋ｃ，ｘ３＝ｙ３＋ｃ，ｘ４＝ｙ４＋ｃが求まる。

$$y^2+p1\cdot y+q1=0 \qquad (51)$$

$$y^2+p2\cdot y+q2=0 \qquad (52)$$

第１０図はこの実施の形態２における４次方程式の解法アルゴリズムを示すフローチャートである。ＳＴ９１は４次方程式の設定ステップ、ＳＴ９２は係数変換ステップ、ＳＴ９３は正規化３次方程式の解法ステップ、ＳＴ９４～ＳＴ９６は２次方程式の解法ステップ、ＳＴ９７は解変換ステップである。

以下、４次方程式の解法アルゴリズムを説明する。

ステップＳＴ９２では、ステップＳＴ９１において設定された４次方程式の係数より式（４４）のｐ，ｑ，ｒを計算する。

ステップＳＴ９３では、ステップＳＴ９２で計算されたｐ，ｑ，ｒより得られる式（４９）の正規化３次方程式の１根λを算出する。

ステップＳＴ９４では、ステップＳＴ９３で計算された根λとｐ，ｒより得られる式（５０）の２次方程式の２根ｑ１，ｑ２を計算する。

ステップＳＴ９５及びＳＴ９６では、ステップＳＴ９３で計算されたλ及びステップＳＴ９４で計算されたｑ１，ｑ２より、式（５１）の２次方程式の２根及び式（５２）の２次方程式の２根をそれぞれ計算する。

ステップＳＴ９７では、ステップＳＴ９５及びＳＴ９６で算出された４根を変換して、ステップＳＴ９１で設定された４次方程式の４根を算出する。

ステップＳＴ８９では、ステップＳＴ８６又はステップＳＴ８８において算出された誤り位置多項式の根から誤り位置を特定し、その誤りを訂正する。ガロア体の元の指数は誤り位置に対応するため、予め、ガロア体の各元に対して指数をテーブルに格納しておき、算出された根（ガロア体の元）によりテーブルを参照して誤り位置を特定することができる。特定された誤り位置の誤りを訂正し、復号結果を出力する。なお、ステップＳＴ８６では、ガロア体の元が２つ算出されるが、１ビット誤りの場合は誤り位置と無関係な０根が含まれ、また、ステップＳＴ８８では、ガロア体の元が４つ算出されるが、３ビット誤りの場合は誤り位置と無関係な０根が含まれるが、０根に対しては訂正処理を行わない。

以上のように、この実施の形態２においても、上記実施の形態１で述べた正規化３次方程式の解法アルゴリズムを用いるので、正規化２次方程式の根テーブル及び立方根テーブルが不要であり、より小さい部分体上のテーブルで済む効果がある。また、従来の４ビット訂正ＢＣＨ符号の誤り訂正方法では、誤りビット数に応じて処理が分岐していたが、本誤り訂正方法では２ビット以下の誤りと３ビット以上の誤りに場合分けしているだけなので、アルゴリズムが単純化される効果がある。さらに、この実施の形態２における４次方程式の解法アルゴリズムでは、２次方程式を３回解くだけなので、従来の解法アルゴリズムよりも計算量が少なくて済む効果がある。

実施の形態３．

上記実施の形態１，２の誤り訂正方法における誤り訂正のステップでは、ガロア体のテーブルを参照して誤り位置を算出するものについて示したが、以下に示す構成により誤り位置を算出することも可能である。

第１１図はこの実施の形態３における誤り位置算出アルゴリズムを示

すフローチャートである。図において、ＳＴ１０１はガロア体元Ｓ及び整数ｋの初期値設定ステップ、ＳＴ１０２は終了判断ステップ、ＳＴ１０３はガロア体元Ｓの比較ステップ、ＳＴ１０４はガロア体元Ｓ及び整数ｋの更新ステップ、ＳＴ１０５は誤り位置ＬＯＣを計算するステップである。

次に動作について説明する。

ガロア体ＧＦ（2^8）上の符号長がｎ、情報点数がｋの（ｎ，ｋ）３ビット訂正ＢＣＨ符号を用いて詳細に説明する。

ステップＳＴ１０１では、ガロア体元Ｓに誤り位置多項式の根ＫＯＮを代入し、整数ｋに０を代入する。

ステップＳＴ１０２では、ｋが符号長ｎより小さければステップＳＴ１０３に進み、ｋが符号長ｎより小さくなければ処理を終了する。

ステップＳＴ１０３では、Ｓがガロア体元α^l（$0 \leqq l < 8$）のいずれかと等しいか否かを判定する。いずれかに等しい場合は、ステップＳＴ１０５において誤り位置ＬＯＣにｋとｌとの和を格納し、処理を終了する。

ステップＳＴ１０３において、ガロア体元のいずれにも等しくない場合はステップＳＴ１０４に進む。

ステップＳＴ１０４では、ガロア体元Ｓにα^{-8}を乗じ、整数ｋに８を加算して、ステップＳＴ１０２以降の処理を繰り返す。

この実施の形態３によれば、誤り位置多項式の根から誤り位置を算出するためのガロア体のテーブルが不要になり、上記実施の形態１，２に適用した場合、必要なテーブルのサイズをさらに削減することが可能である。なお、この実施の形態３では、８ビット毎に誤り位置を探索しているが、一般にｍビット毎に探索することも可能である。

実施の形態4.

第12図はこの発明の実施の形態4による3ビット訂正BCH符号の誤り訂正装置を示す構成図であり、図において、1は受信語からシンドロームを計算するシンドローム生成回路、2はシンドローム生成回路1により計算されたシンドロームから誤りビット数を推定する誤りビット数推定回路である。なお、シンドローム生成回路1及び誤りビット数推定回路2から誤りビット数推定手段が構成されている。

3は誤りビット数推定回路2により推定された誤りビット数に応じて誤り位置多項式を生成する誤り位置多項式生成回路(多項式生成手段)、4は誤り位置多項式生成回路3により生成された誤り位置多項式の根を計算する誤り位置多項式解法回路(多項式解法手段)、5は誤り位置テーブル、6は遅延回路、7は誤り位置多項式解法回路4により計算された誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正回路である。なお、誤り位置テーブル5,遅延回路6及び訂正回路7から訂正手段が構成されている。

次に動作について説明する。

ガロア体GF(2^8)上の符号長がn、情報点数がkの(n,k)3ビット訂正BCH符号を用いて詳細に説明する。ここでは、ガロア体は多項式基底上で処理されるものとする。

受信語はシンドローム生成回路1及び遅延回路6に入力される。シンドローム生成回路1では、受信語からシンドロームS1,S3,S5を計算し、その計算結果を誤りビット数推定回路2に出力する。

誤りビット数推定回路2では、シンドローム生成回路1において計算されたシンドロームS1,S3,S5から受信語に発生した誤りビット数を推定する。

シンドロームS1,S3,S5のすべてが“0”ならば誤りなしと推

定し、復号処理を終了する。シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”でない場合は$T = S1^3 + S3$を計算し、Ｔが“０”ならば１ビット誤りであると推定し、Ｔが“０”でなければ２ビット以上の誤りであると推定する。

誤りビット数推定回路２において誤りが検出された場合、誤り位置多項式生成回路３は誤り位置多項式を生成する。２ビット以上の誤りの場合、式（２２）の誤り位置多項式の係数σ１，σ２，σ３を生成する。また、１ビット誤りの場合はσ１＝Ｓ１，σ２＝０，σ３＝０とする。

誤り位置多項式解法回路４では、誤り位置多項式生成回路３で生成された誤り位置多項式の根を算出する。誤り位置多項式解法回路４の詳細な構成及び動作を説明する前に本回路で使用される２次方程式解法回路４２，立方根算出回路４３及び正規化３次方程式解法回路６２について説明する（第１８図及び第１９図を参照）。

第１３図は２次方程式解法回路４２（２次方程式$x^2 + p \cdot x + q = 0$の解法回路）を示す構成図であり、図において、１１はガロア体２乗回路、１２はガロア体除算回路、１３は組合せ回路、１４はガロア体乗算回路、１５はガロア体加算回路である。

まず、入力端子に２次方程式の係数ｐ，ｑが入力される。

ガロア体２乗回路１１ではｐを２乗してp^2を生成し、そのp^2をガロア体除算回路１２に出力する。

ガロア体除算回路１２では、ｑをp^2で除算して$c = q / p^2$を生成し、その$c = q / p^2$を組合せ回路１３に出力する。

組合せ回路１３は、式（２６）で与えられる線形組合せ回路である。組合せ回路１３では$c = q / p^2$を入力して式（２４）の正規化２次方程式の１根ｙを生成する。

ガロア体乗算回路１４ではｙとｐを乗算し、２次方程式の１根ｘ１＝

ｐ・ｙを出力端子に出力し、また、ガロア体加算回路１５に出力する。

ガロア体加算回路１５ではｘ１とｐを加算して、もう１つの根ｘ２＝ｘ１＋ｐを出力端子に出力する。

次に立方根算出回路４３について説明する。

第１４図は立方根算出回路４３を示す構成図であり、図において、２１は基底変換回路、２２，２７は部分体除算回路、２３，２６は変換回路、２４，２８はルックアップテーブル、２５は部分体加算回路、２９は部分体乗算回路、３０は基底逆変換回路である。

第１５図は変換回路２３，２６を示す構成図であり、図において、３１は部分体２乗回路、３２は部分体係数乗算回路、３３，３４は部分体加算回路である。なお、ｃは部分体の元である。

次に動作について説明する。

ガロア体ＧＦ（2^8）の部分体ＧＦ（2^4）上の基底を｛１，β｝とする。ここで、βは部分体に属さない元で、$\beta^2+p\cdot\beta+q=0$（ｐ，ｑは部分体の元）を満たすものとする。

最初に、第１５図の変換回路２３，２６について説明する。

部分体ＧＦ（2^4）の部分体２乗回路３１はｘを入力すると、ｘを２乗してx^2を生成する。

また、部分体係数乗算回路３２は、ｘをｐ倍して、ｐ・ｘを生成する。

部分体加算回路３３は、x^2とｐ・ｘを加算して、$x^2+p\cdot x$を生成し、部分体加算回路３４は、$x^2+p\cdot x$と定数ｃを加算して、$x^2+p\cdot x+c$を生成する。

次に第１４図の立方根算出回路４３について説明する。

基底変換回路２１は、入力されるガロア体ＧＦ（2^8）の元Ｂを部分体ＧＦ（2^4）の元に分割し、Ｂ＝ｂ１・β＋ｂ０という形に変換する

。ここで、ｂ１とｂ０は部分体の元である。

部分体除算回路２２ではｂ０／ｂ１を計算し、その計算結果を変換回路２３と部分体加算回路２５に出力する。

変換回路２３では式（３１）のｂ２を計算し（定数ｃはｑに相当する）、その計算結果をルックアップテーブル２４に出力する。

ルックアップテーブル２４ではｂ２に対応する式（３１）の１根ｙを部分体加算回路２５に出力する。

部分体加算回路２５ではｂ０／ｂ１とｙを加算して、式（３０）の根ｘを生成し、その根ｘを変換回路２６に出力する。

変換回路２６では$x^2+p\cdot x+p^2+q$を生成し（定数ｃはp^2+qに相当する）、その$x^2+p\cdot x+p^2+q$を部分体除算回路２７に出力する。

部分体除算回路２７では、$b1/(x^2+p\cdot x+p^2+q)$を計算して、その計算結果をルックアップテーブル２８に出力する。

ルックアップテーブル２８では、部分体元$b1/(x^2+p\cdot x+p^2+q)$の立方根ｑを部分体乗算回路２９と基底逆変換回路３０に出力する。

部分体乗算回路２９では、部分体加算回路２５が出力する根ｘと立方根ｑを乗算して$x\cdot q$を生成し、その$x\cdot q$を基底逆変換回路３０に出力する。

基底逆変換回路３０ではＢの立方根を部分体の元に分割して$q\cdot\beta+x\cdot q$の形で生成し、もとの基底に戻してＢの立方根$B^{1/3}$を出力端子に出力する。

次に正規化３次方程式解法回路６２（正規化３次方程式$x^3+r\cdot x+s=0$の解法回路）について説明する。

第１６図は正規化３次方程式解法回路６２を示す構成図であり、図に

おいて、４１はガロア体３乗回路、４２は２次方程式解法回路、４３は立方根算出回路、４４はガロア体係数乗算回路、４５，４６は変換回路、４７はガロア体加算回路である。

第１７図は変換回路４５，４６を示す構成図であり、図において、５１はガロア体逆元回路、５２はガロア体乗算回路、５３はガロア体加算回路である。

最初に、第１７図の変換回路４５，４６について説明する。

入力端子から入力されたガロア体元ｘは、ガロア体逆元回路５１及びガロア体加算回路５３に入力される。また、正規化３次方程式の１次の係数ｒがガロア体乗算回路５２に入力される。

ガロア体逆元回路５１ではｘの逆元、即ち、１／ｘを生成してガロア体乗算回路５２に出力する。

ガロア体乗算回路５２では、１／ｘとｒよりｒ／ｘを生成し、そのｒ／ｘをガロア体加算回路５３に出力する。

ガロア体加算回路５３では、ｘとｒ／ｘを加算してｘ＋ｒ／ｘを出力端子に出力する。

次に第１６図の正規化３次方程式解法回路６２の動作について説明する。

まず、入力端子に正規化３次方程式の係数ｒ，ｓが入力される。

ガロア体３乗回路４１ではｒを入力すると、そのｒを３乗してr^3を生成して２次方程式解法回路４２に出力する。

２次方程式解法回路４２ではｓとr^3を入力すると、２次方程式$x^2+s\cdot x+r^3=0$の１根ｘを算出する。

立方根算出回路４３では、２次方程式解法回路４２により算出された根ｘの立方根βを算出し、その立方根βをガロア体係数乗算回路４４と変換回路４５に出力する。

ガロア体係数乗算回路４４では、立方根βに１の３乗根ωを乗算し、$\beta \cdot \omega$を変換回路４６に出力する。

変換回路４５，４６では、式（３３）の２根を計算して出力端子に出力する。また、その算出された２根がガロア体加算回路４７に入力されて第３の根が出力端子に出力される。

第１８図は誤り位置多項式解法回路４（誤り位置多項式$x^3+\sigma 1 \cdot x^2+\sigma 2 \cdot x+\sigma 3=0$の解法回路）を示す構成図であり、図において、６１は変換回路、６２は正規化３次方程式解法回路、６３～６５はガロア体加算回路である。

次に動作について説明する。

誤り位置多項式生成回路３により生成された３次の誤り位置多項式の係数$\sigma 1$，$\sigma 2$，$\sigma 3$が変換回路６１に入力される。また、係数$\sigma 1$はガロア体加算回路６３～６５にも入力される。

変換回路６１では式（６）の正規化３次方程式の係数ｐ，ｑを計算し、その係数ｐ，ｑを正規化３次方程式解法回路６２に出力する。

正規化３次方程式解法回路６２では$y^3+p \cdot y+q=0$の３根ｙ１，ｙ２，ｙ３を計算し、その３根ｙ１，ｙ２，ｙ３をガロア体加算回路６３～６５に出力する。

ガロア体加算回路６３ではｙ１に$\sigma 1$を加算してｘ１を出力し、ガロア体加算回路６４ではｙ２に$\sigma 1$を加算してｘ２を出力し、ガロア体加算回路６５ではｙ３に$\sigma 1$を加算してｘ３を出力する。

誤り位置多項式解法回路４において算出された根ｘ１，ｘ２，ｘ３は、誤り位置テーブル５に入力される。

誤り位置テーブル５にはガロア体の元の指数が格納されている。ガロア体の元の指数は誤り位置に対応するため、その算出された誤り位置多項式の根（ガロア体の元）によりテーブルを参照して誤り位置を特定す

る。

訂正回路７では遅延回路６に記憶されている受信語の誤りを訂正し、復号結果を出力する。

この実施の形態４における３ビット訂正ＢＣＨ符号の誤り訂正装置は、以上のように構成されるので、誤り位置多項式解法回路４の正規化３次方程式解法回路６２を構成する２次方程式解法回路４２がガロア体の演算回路と簡単な組合せ回路により構成され、また、立方根算出回路４３も部分体の演算回路と部分体上のより小さいテーブルで構成されるため、回路規模を削減することができる。また、誤りビット数で場合分けせずに同一のシーケンスで処理するため装置の制御が簡素化される効果がある。

実施の形態５．

４ビット訂正ＢＣＨ符号の誤り訂正装置も上記実施の形態４で説明した３ビット訂正ＢＣＨ符号の誤り訂正装置と同様に構成することができる。４ビット訂正ＢＣＨ符号の誤り訂正装置の全体構成図も第１２図と同様である。以下、第１２図を用いて本装置の動作について説明する。

次に動作について説明する。

シンドローム生成回路１では入力される受信語からシンドロームＳ１，Ｓ３，Ｓ５，Ｓ７を計算して、シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７を誤りビット数推定回路２に出力する。

誤りビット数推定回路２ではシンドローム生成回路１により計算されたシンドロームＳ１，Ｓ３，Ｓ５，Ｓ７より受信語に発生した誤りビット数を推定する。シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが“０”ならば誤りなしと推定し、復号処理を終了する。シンドロームＳ１，Ｓ３，Ｓ５，Ｓ７のすべてが“０”ではない場合は、Ｖ＝Ｓ１（$S1^5$

＋Ｓ５）＋Ｓ３（Ｓ１^3＋Ｓ３）を計算し、Ｖが“０”ならば２ビット以下の誤りであると推定し、Ｖが“０”でない場合は３ビット以上の誤りであると推定する。

誤りビット数推定回路２により誤りが検出された場合は、誤り位置多項式生成回路３が誤り位置多項式を生成する。即ち、２ビット以下の誤りを検出した場合には、式（４２）の誤り位置多項式の係数σ１，σ２を生成し、３ビット以上の誤りを検出した場合には、式（４３）の誤り位置多項式の係数σ１，σ２，σ３，σ４を生成する。また、２ビット以下の誤りの場合は、σ３＝０，σ４＝０とし、４次の多項式として処理する。

誤り位置多項式生成回路３により生成された４次の誤り位置多項式は誤り位置多項式解法回路４に入力される。

第１９図は誤り位置多項式解法回路４を示す構成図であり、図において、７１は４次方程式解法回路、７２は２次方程式解法回路、７３は選択回路である。

第２０図は４次方程式解法回路７１を示す構成図であり、図において、８１は係数変換回路、８２，８３，８５はガロア体除算回路、８４は正規化３次方程式解法回路、８６，８９，９０は２次方程式解法回路、８７，８８はガロア体乗算回路、９１～９４はガロア体加算回路である。

第１９図の誤り位置多項式解法回路４の動作を説明する前に、第２０図の４次方程式解法回路７１の動作について説明する。

入力端子に入力される係数σ１，σ２，σ３，σ４は、係数変換回路８１により式（４４）において定義される係数ｐ，ｑ，ｒとｃに変換される。ｃはガロア体加算回路９１～９４に入力される。ｐはガロア体除算回路８２，８５に入力され、ｑはガロア体除算回路８３に入力され、

ｒは２次方程式解法回路８６及びガロア体除算回路８２，８３に入力される。

ガロア体除算回路８２ではｐ／ｒを計算して正規化３次方程式解法回路８４に出力し、ガロア体除算回路８３ではｑ／ｒを計算して正規化３次方程式解法回路８４に出力する。

正規化３次方程式解法回路８４では式（４９）の正規化３次方程式の１根λを算出し、そのλをガロア体除算回路８５及びガロア体乗算回路８７，８８に出力する。

ガロア体除算回路８５ではｐ／λを計算して２次方程式解法回路８６に出力する。

２次方程式解法回路８６では式（５０）の２次方程式の２根ｑ１，ｑ２を算出する。ｑ１はガロア体乗算回路８７と２次方程式解法回路８９に入力され、ｑ２はガロア体乗算回路８８と２次方程式解法回路９０に入力される。

ガロア体乗算回路８７ではｐ１＝λ・ｑ１を計算して２次方程式解法回路８９に出力する。

また、ガロア体乗算回路８８ではｐ２＝λ・ｑ２を計算して２次方程式解法回路９０に出力する。

２次方程式解法回路８９では式（５１）の２次方程式の２根ｙ１，ｙ２を算出し、ｙ１，ｙ２をガロア体加算回路９１，９２に出力する。

また、２次方程式解法回路９０では式（５２）の２次方程式の２根ｙ３，ｙ４を算出し、ｙ３，ｙ４をガロア体加算回路９３，９４に出力する。

ガロア体加算回路９１～９４では、ｙ１，ｙ２，ｙ３，ｙ４にそれぞれｃを加算して、式（４３）の４次多項式の根ｘ１，ｘ２，ｘ３，ｘ４を出力する。

次に第１９図の誤り位置多項式解法回路４の動作について説明する。

入力端子に入力される係数σ１，σ２，σ３，σ４は４次方程式解法回路７１に入力され、また、係数σ１，σ２は２次方程式解法回路７２に入力される。

４次方程式解法回路７１では式（４３）に示す４次の誤り位置多項式の４根ｙ１，ｙ２，ｙ３，ｙ４を算出し、ｙ１，ｙ２，ｙ３，ｙ４を選択回路７３に出力する。

２次方程式解法回路７２では式（４２）に示す２次の誤り位置多項式の２根ｚ１，ｚ２を算出し、ｚ１，ｚ２を選択回路７３に出力する。

選択回路７３では３ビット以上の誤りの場合は、ｘ１＝ｙ１，ｘ２＝ｙ２，ｘ３＝ｙ３，ｘ４＝ｙ４として出力し、２ビット以下の誤りの場合は、ｘ１＝ｚ１，ｘ２＝ｚ２，ｘ３＝０，ｘ４＝０として出力する。

誤り位置多項式解法回路４により算出された根は、誤り位置テーブル５に入力される。上記実施の形態４と同様に、その算出された誤り位置多項式の根（ガロア体の元）によりテーブルを参照して誤り位置を特定する。

訂正回路７では、遅延回路６に記憶されている受信語の誤りを訂正し、復号結果を出力する。

以上のように、４ビット訂正ＢＣＨ符号の誤り訂正装置は以上のように構成されるので、テーブルサイズを小型化して記憶容量を少なくすることができる効果がある。また、誤り位置多項式は２次多項式と４次多項式の２種類なので、装置の制御が簡素化される効果がある。

実施の形態６．

上記実施の形態４，５の誤り訂正装置では、誤り位置多項式の根をキーとして、誤り位置テーブルを参照して誤り位置を特定するものについ

て示したが、以下に示す構成により誤り位置を特定することも可能である。

第２１図はこの発明の実施の形態６による誤り訂正装置を示す構成図であり、図において、第１２図と同一符号は同一または相当部分を示すので説明を省略する。８は誤り位置検出回路である。

第２２図は誤り位置検出回路８を示す構成図であり、図において、１０１はカウンタ、１０２はガロア体の元を記憶する記憶回路、１０３はガロア体係数乗算回路、１０４は比較回路、１０５は整数加算回路である。

次に動作について説明する。

誤り位置検出回路８以外の動作は、上記実施の形態４，５と同様であるので、誤り位置検出回路８の動作を説明する。

誤り位置多項式解法回路４により算出された誤り位置多項式の根（ガロア体の元）は、誤り位置検出回路８に入力される。

まず、入力されたガロア体元は記憶回路１０２に入力されて記憶される。カウンタ１０１は動作開始前に初期値０が格納され、１クロック毎に８ずつカウントアップされる。

記憶回路１０２に記憶されたガロア体元は、比較回路１０４及びガロア体係数乗算回路１０３に入力される。

比較回路１０４では、入力されたガロア体元がガロア体元$\{\alpha^0, \alpha^1, \alpha^2, \alpha^3, \alpha^4, \alpha^5, \alpha^6, \alpha^7\}$のいずれかに等しいか否かについて比較し、$\alpha^k$に等しい場合は整数加算回路１０５にkを出力する。

ガロア体係数乗算回路１０３では、記憶回路１０２に記憶されているガロア体元にα^{-8}を乗じて記憶回路１０２に出力する。

整数加算回路１０５では、比較回路１０４からの入力値とカウンタ１０１からの入力値を加算して誤り位置を出力する。

誤り位置多項式の“0”でない根が複数ある場合は、1根ずつ以上の処理を実行すればよい。

この実施の形態6の誤り訂正装置は以上のように構成されているので、誤り位置を検出するための誤り位置テーブルが不要となり、さらに回路規模を削減することができる。なお、第22図に示す誤り位置検出回路8を2個以上並列に配置することにより高速化することができる。例えば、3ビット訂正BCH符号では3個、4ビット訂正BCH符号では4個並列配置すれば、待ち処理をなくすことができる。

なお、上記実施の形態4～6では、誤り訂正装置をハードウエアで構成するものについて示したが、コンピュータである誤り訂正装置が実行可能なソフトウエア（誤り訂正プログラム）を作成し、そのコンピュータが読み取り可能な記録媒体に誤り訂正プログラムを記録するようにしてもよい。

実施の形態7.

上記実施の形態1～6では、受信語からシンドロームS1，S3，S5を計算するものについて示したが、ガロア体の部分体四則演算を実施して受信語からシンドロームを計算するようにしてもよい。

以下、3ビット訂正BCH符号の誤り訂正方法について具体的に説明する。BCH符号の復号ではガロア体の演算が必要である。この実施の形態7では、ガロア体GF(2^{2m})の四則演算をその部分体GF(2^m)の四則演算に帰着して行う。以下ではガロア体GF(2^{2m})をK、部分体GF(2^m)をLと略記する。ガロア体Kの原始元をαとし、部分体Lの生成元をγとする。ただし、$\gamma=\alpha^l$（lは整数）なる関係を満たすものとする。ガロア体Kの部分体L上の基底を{1，β}とする。ここでβはLに属さないKの元で、$\beta^2+p\beta+q=0$（p、qはLの元）を

満たすものとする。一般にKの元Xは、Lの元x1,x0を用いて、X＝x1β＋x0と表される。本明細書ではこれを（x1，x0）と表す。

上述の部分体Lの演算は、多項式基底や正規基底、あるいは、指数表現で行えばよい。ここでは、指数表現を用いた場合の演算方法について説明する。

部分体Lを指数表現で表すと、部分体Lの元γ^{i}は指数iで表される（i＝0，1，…，$2^{m}-2$）。この場合、Lの2元の積$\gamma^{i}\cdot\gamma^{j}$はi＋j（mod$2^{m}-1$）で計算される。また、除算$\gamma^{i}/\gamma^{j}$はi－j（mod$2^{m}-1$）により計算される。一方、加算はゼフ対数を用いて計算される。ここでゼフ対数とは$1+\gamma^{j}=\gamma^{Z[j]}$を満たす対数Z［*］のことである。この対数を用いると$\gamma^{i}+\gamma^{j}=\gamma^{i}(1+\gamma^{j-i})=\gamma^{i+Z[j-i]}$より、加算$\gamma^{i}+\gamma^{j}$はi＋Z［j－i］（mod$2^{m}-1$）により計算される。

次にガロア体K＝GF(2^{2m})の演算方法について説明する。

Kの2元X＝（x1，x0），Y＝（y1，y0）（x0，x1，y0，y1は部分体Lの元）の加算X＋Yは下式で計算される。

X＋Y＝（x1＋y1，x0＋y0）　（61）

次にXとYの積X・Yは下式で計算される。

X・Y＝（x1・y0＋x0・y1＋p・x1・y1，x0・y0＋q・x1・y1）　（62）

また、Xの逆元X^{-1}は下式で計算される。

X^{-1}＝（x1・w^{-1}，（x0＋x1）・w^{-1}）　（63）

w＝x0・（x0＋x1）＋q・$x1^{2}$

なお、除算X／Yは逆元と乗算の組み合わせで計算できる。

上述のガロア体Kの乗算及び逆元の計算方法を図を用いて説明する。

以下の説明ではp＝１とする。第２７図はガロア体Kの２元X＝（x１，x０），Y＝（y１，y０）の積X・Yを計算するフローチャートであり、式（６２）の計算を部分体の加算、乗算、定数乗算に分割して行っている。計算では部分体Lの元を格納する変数z０，z１，z２を使用する。

まず、ステップST２２１において、ガロア体Kの２元X＝（x１，x０），Y＝（y１，y０）を設定する。

ステップST２２２では、x１・y１をz０に代入し、x１＋x０をz１に代入し、y１＋y０をz２に代入する。

ステップST２２３では、z０と定数qの乗算（z０・q）をz０に代入し、z１・z２をz１に代入する。このときz１の内容はx０・y０＋x０・y１＋x１・y０＋x１・y１である。

ステップST２２４では、x０・y０をz２に代入する。

ステップST２２５では、z２をz０及びz１に加算し、z１には式（６２）の括弧内の左成分が、z０には右成分が代入される。

最後のステップST２２６では、積X・Y＝（z１，z０）を出力する。

第２８図はガロア体Kの元X＝（x１，x０）の逆元X^{-1}を計算するフローチャートであり、式（６３）の計算を部分体の加算、乗算、定数乗算及び除算に分割して行っている。計算では部分体Lの元を格納する変数z０，z１，z２を使用する。

まず、ステップST２３１において、ガロア体Kの元X＝（x１，x０）を設定する。

ステップST２３２では、x１＋x０をz０及びz１に代入し、x１・x１をz２に代入する。

ステップST２３３では、z２と定数qの乗算（z２・q）をz２に

代入し、ｘ０・ｚ１をｚ１に代入する。

ステップＳＴ２３４では、ｚ１＋ｚ２をｚ２に代入する。

ステップＳＴ２３５では、ｚ０／ｚ２をｚ０に代入し、ｘ１／ｚ２をｚ１に代入する。このときｚ１には式（６３）の括弧内の左成分が格納され、ｚ０には右成分が格納されている。

最後のステップＳＴ２３６では、逆元X^{-1}＝（ｚ１，ｚ０）を出力する。

第２３図は３ビット訂正ＢＣＨ符号の誤り訂正方法のフローチャートであり、ＳＴ２０１はガロア体の部分体四則演算を実施して受信語からシンドロームを計算するステップ、ＳＴ２０２は誤りがあるか否かを判定するステップ、ＳＴ２０３は誤りなしの場合の終了ステップ、ＳＴ２０４は１ビット誤りであるか否かを判定するステップ、ＳＴ２０５は１ビット誤りの場合、誤り位置多項式の根を計算するステップ、ＳＴ２０６は３次の誤り位置多項式を計算するステップ、ＳＴ２０７は３次の誤り位置多項式の３根を計算するステップ、ＳＴ２０８は誤り位置多項式の根から誤りビットの位置を計算するステップ、ＳＴ２０９は誤りビットを訂正するステップである。

次に第２３図の動作について符号長ｎの３ビット訂正ＢＣＨ符号を用いて詳細に説明する。

ステップＳＴ２０１では、受信語からシンドロームＳ１，Ｓ３，Ｓ５を計算する。

受信ビット（r_{n-1}, r_{n-2}, …, r_1, r_0）を下式に示す多項式で表すと、シンドロームは受信語多項式からＳ１＝$R(\alpha)$，Ｓ３＝$R(\alpha^3)$、Ｓ５＝$R(\alpha^5)$と計算される。ただし、αはガロア体Ｋの原始元である。

$$R(x)=r_{n-1}x^{n-1}+r_{n-2}x^{n-2}+\cdot\cdot+r_2x^2+r_1x+r_0$$

（６４）

シンドロームＳ１，Ｓ３，Ｓ５は、上述したガロア体の演算を用いて計算することができる。第２４図はシンドロームＳ１の計算方法を示すフローチャートである。図中の（ａ１，ａ０）はガロア体Ｋの原始元αの部分体表現である。図において、ＳＴ２１１は初期値設定ステップであり、ｘ０とｘ１は部分体Ｌの元を格納する変数、ｋは整数を格納する変数である。ＳＴ２１２は受信ビットを処理するステップ、ＳＴ２１３は条件を判断するステップ、ＳＴ２１４は変数を更新するステップ、ＳＴ２１５はシンドロームＳ１を格納するステップである。

次に図の動作について説明する。

まず、ステップＳＴ２１１において、ｘ０とｘ１に“０”を設定する。ここで“０”は部分体の零元である。また、ｎ－１（符号長－１）を変数ｋに設定する。

ステップＳＴ２１２では、変数ｘ０と受信ビットr_kを加算し、ｘ０＋r_kを変数ｘ０に格納する。なお、受信ビット“０”および“１”は部分体の零元“０”および単位元“１”として処理する。

ステップＳＴ２１３では、ｋが“０”であるか否かをチェックし、真であればステップＳＴ２１５に進み、偽であればステップＳＴ２１４に進む。

ステップＳＴ２１４では、α＝（ａ１，ａ０）と（ｘ１，ｘ０）の乗算（ａ１，ａ０）・（ｘ１，ｘ０）を変数の組（ｘ１，ｘ０）に代入する。ここで、積（ａ１，ａ０）・（ｘ１，ｘ０）は、式（６２）にしたがって計算される。また、ｋがデクリメントされてステップＳＴ２１２に戻る。

ステップＳＴ２１５では、（ｘ１，ｘ０）をシンドロームＳ１に代入して処理を終了する。

第２４図のフローチャートによりシンドロームＳ１＝Ｒ(α)が計算されるが、シンドロームＳ３、Ｓ５もＳ１と同様に計算される。ただし、シンドロームＳ３の計算では、図中のα＝（ａ１，ａ０）の代わりにα^3＝（ｂ１，ｂ０）とし、シンドロームＳ５の計算ではα^5＝（ｃ１，ｃ０）とする。ただし、ｂ０，ｂ１，ｃ０，ｃ１は適当な部分体Ｌの元である。

ステップＳＴ２０１で計算されたシンドロームＳ１，Ｓ３，Ｓ５をＳ１＝（ｘ１，ｘ０），Ｓ３＝（ｙ１，ｙ０），Ｓ５＝（ｚ１，ｚ０）とする。

ステップＳＴ２０２において、シンドロームＳ１，Ｓ３，Ｓ５のすべてが“０”ならば、即ち、ｘ０，ｘ１，ｙ０，ｙ１，ｚ０，ｚ１のすべてが“０”ならば誤りなしと推定し、復号処理を終了する（ステップＳＴ２０３）。そうでない場合は、ステップＳＴ２０４において、$T = S1^3 + S3 = (x1, x0)^3 + (y1, y0)$を計算し、Ｔが“０”ならば１ビット誤りであると推定し、ステップＳＴ２０５に進む。

ステップＳＴ２０５では、Ｓ１＝（ｘ１，ｘ０）を誤り位置多項式Ｘ＋Ｓ１の根Ｘに設定し、ステップＳＴ２０８に進む。

Ｔが“０”でない場合は、下式に示す３次の誤り位置多項式の係数σ１，σ２，σ３をシンドロームＳ１，Ｓ３，Ｓ５から計算する（ステップＳＴ２０６）。なお、下式の係数σ１，σ２，σ３も部分体Ｌの演算を利用して計算する。

$$x^3 + \sigma 1 \cdot x^2 + \sigma 2 \cdot x + \sigma 3 = 0 \qquad (65)$$

$$\sigma 1 = S1$$

$$\sigma 2 = S1^2 + (S1^5 + S5)/(S1^3 + S3)$$

$$\sigma 3 = S3 + S1 \cdot (S1^5 + S5)/(S1^3 + S3)$$

Ｘ＝Ｙ＋σ１とおくと、式（６５）は式（６６）のように正規化され

た３次方程式に変形される。

$$Y^3+A\cdot Y+B=0,\ A=\sigma 1^2+\sigma 2,\ B=\sigma 1\cdot\sigma 2+\sigma 3 \qquad (66)$$

式（６６）は$Y=Z+A/Z$とおくと下式のように変形される。

$$Z^6+B\cdot Z^3+A^3=0 \qquad (67)$$

式（６７）はZ^3の２次方程式である。以下、ガロア体Ｋ上の２次方程式を部分体Ｌの演算を用いて解く方法について説明する。ガロア体Ｋ上の一般的な２次方程式は式（６８）で与えられるが、$X=C\cdot Y$とおくと式（６８）は、式（６９）のように正規化された形に変形される。

$$X^2+C\cdot X+D=0 \qquad (68)$$

$$Y^2+Y+E=0 \qquad (69)$$

$$E=D/C^2$$

$Y=(y1,\ y0)$、$E=(e1,\ e0)$とおくと、式（６９）は式（７０）、式（７１）のように変形される。

$$p\cdot y1^2+y1+e1=0 \qquad (70)$$

$$y0^2+y0+e0+q\cdot y1^2=0 \qquad (71)$$

式（７０）は$y1=z/p$とおくと式（７２）のように変形される。

$$z^2+z+p\cdot e1=0 \qquad (72)$$

式（７２）は部分体Ｌ上の正規化された２次方程式であり、定数項に対して根を格納したテーブルを参照すれば１根ｚが求まる。これから式（７０）の１根$y1=z/p$が求まり、式（６９）の定数項$e0+q\cdot y1^2$が定まる。この定数項に対して再度上記テーブルを参照して、式（７１）の正規化２次方程式の１根$y0$が求まる。以上の手順により式（６９）の１根$Y=(y1,\ y0)$が求まる。式（６９）のもう１つの根は$Y+1=(y1,\ y0+1)$であり、式（６８）の２根は$X=C\cdot Y$、$C\cdot Y+C$により計算される。

上述した2次方程式の解法を用いて式(67)の1根$Z^3=C$を計算することができる。上記実施の形態1で述べた方法を用いてCの立方根を計算すれば、式(67)の根$Z=C^{1/3}$, $C^{1/3}\Omega$, $C^{1/3}\Omega^2$が計算される。ただし、Ωはガロア体Kの単位元の立方根である。これから$Y=Z+A/Z$により式(66)の3根Y1，Y2，Y3が計算される。

$$Y1=C^{1/3}+A/C^{1/3}$$
$$Y2=C^{1/3}\cdot\Omega+A/(C^{1/3}\cdot\Omega)$$
$$Y3=C^{1/3}\cdot\Omega^2+A/(C^{1/3}\cdot\Omega^2)=Y1+Y2 \qquad (73)$$

さらに、$X=Y+\sigma 1$により式(65)の3根$X1=Y1+\sigma 1$、$X2=Y2+\sigma 1$、$X3=Y3+\sigma 1$が計算される。

ステップ208では、誤り位置多項式の根X=(x1、x0)(ガロア体Kの元)から誤っているビットの位置を計算する。誤り位置多項式の根XをKの原始元αを用いて$X=\alpha^i$と表した時、iが誤りビットの位置に対応する。以下、この誤りビットの位置iの計算方法について説明する。

x0とx1は部分体Lの元であるので、部分体Lの生成元γを用いて$x0=\gamma^{j0}$、$x1=\gamma^{j1}$と表される。ここでj0とj1は適当な整数である。このとき、Xは式(74)のように変形される。

$$X=\gamma^{j1}\beta+\gamma^{j0}=\gamma^{j1}(\beta+\gamma^{j0-j1}) \qquad (74)$$

ここで、式(75)の関係を満たすテーブルT[*]を用意する。

$$\alpha^{T[j]}=\beta+\gamma^{j} \qquad (75)$$

式(75)のテーブルT[*]を用いると、式(74)は下式のように変形される。

$$X=\gamma^{j1}\alpha^{T[j0-j1]}=\alpha^{1\times j1+T[j0-j1]} \qquad (76)$$

ただし、$\gamma=\alpha^{1}$の関係を用いている。式（７６）から誤りビットの位置ｉ＝ｌ×ｊ１＋Ｔ［ｊ０－ｊ１］が求まる。

なお、誤り位置多項式の根に０が含まれる場合は、対応する誤り位置は存在しないので、誤り位置の計算は行わない（２ビット誤りである場合、３次の誤り位置多項式は０を根に持つ。）。

ステップＳＴ２０９では、ステップＳＴ２０８で計算された誤り位置ｉのビットを反転し誤りを訂正する。

このように、この実施の形態７によれば、誤り位置多項式を直接解くことにより高速に誤りビットの位置を計算し、その誤りを訂正することができる。また、ガロア体Ｋの演算はすべて部分体Ｌの演算のみで計算されるので演算テーブルの削減が可能である。上の例では部分体Ｌの指数表現による演算を考えたが、拡大体Ｋのゼフ対数の記憶容量は2^{2m}ワード×２ｍビットであるのに対し、部分体Ｌのゼフ対数テーブルの記憶容量は2^{m}ワード×ｍビットであり、上述の部分体を用いた演算方法によれば著しい記憶容量の削減が可能である。なお、部分体Ｌの表現は指数表現に限らず、ベクトル表現や正規基底、双対基底などを用いてもよい。

また、この実施の形態７では、３ビット訂正ＢＣＨ符号を用いるものについて示したが、１ビット訂正ＢＣＨ符号（ハミング符号または拡大ハミング符号）や２ビット訂正ＢＣＨ符号、さらには４ビット以上の訂正能力を有するＢＣＨ符号に適用することも可能である。

実施の形態８．

上記実施の形態７で説明した誤り訂正方法はソフトウェアで実現することができる。

第２５図は１ビット訂正ＢＣＨ符号の誤り訂正装置を示す構成図であ

り、２０１は受信語の入出力を制御する入出力インタフェース（以下、Ｉ／Ｏと称する）、２０２は受信語及び復号のための変数を格納するメモリ（以下、ＲＡＭと称する）、２０３はガロア体の四則演算アルゴリズム及び復号アルゴリズムをコード化したプログラムを格納するメモリ（以下、ＲＯＭと称する）、２０４はＲＯＭ２０３からプログラムを読み出し、ガロア体の四則演算アルゴリズム及び復号アルゴリズムを実行するとともに、各ブロックの制御を行うＣＰＵ、２０５は内部バスである。

次に第２５図の動作について説明する。

まず、受信語がＩ／Ｏ２０１を介してＲＡＭ２０２に格納される。

次にＣＰＵ２０４は、ＲＯＭ２０３からシンドロームＳ１の計算プログラムを読み出す。

シンドロームＳ１の計算プログラムは第２４図に示すフローチャートの手順により構成される。まず、シンドロームＳ１を格納する変数ｘ０とｘ１がＲＡＭ２０２内に確保され、初期値０が格納される。また、図示されないＣＰＵ２０４内部のカウンタにｎ－１が設定される（以上は第２４図のステップＳＴ２１１に対応）。

次にＲＡＭ３０２に格納された受信ビットを読み出し、図示されないＣＰＵ２０４内部のレジスタに格納する。このレジスタの内容と変数ｘ０を加算して変数ｘ０に格納する（第２４図のステップＳＴ２１２に対応）。

次にカウンタの値が“０”であるか否かを判定し、“０”ならば処理を終了する。一方、カウンタの値が“０”でなければカウンタをデクリメントし、また、ＲＯＭ２０３からガロア体の部分体を用いた乗算プログラムを読み出して、（ａ１，ａ０）と（ｘ１，ｘ０）の乗算（ａ１，ａ０）・（ｘ１，ｘ０）を計算する。ここで乗算プログラムは第２７図

のフローチャートの手順により構成されるものである。計算された乗算結果を（ｘ１，ｘ０）に格納して第２４図のステップＳＴ２１２の処理ルーチンに戻る。以上の処理をカウンタの値が“０”になるまで続ける。

シンドロームＳ１＝（ｘ１，ｘ０）の計算が完了すると、誤りがあるか否かを判定する。シンドロームＳ１が“０”ならば、誤りなしと推定し、復号処理を終了する。そうでない場合は誤り位置多項式Ｘ＋Ｓ１の根ＸとしてＳ１＝（ｘ１，ｘ０）を設定する。

式（７５）により定義されるテーブルをＲＯＭ２０３に格納しておけば誤り位置多項式の根Ｘ＝（ｘ１，ｘ０）から上記実施の形態７で述べた方法により誤りビットの位置を計算することができる。計算された誤り位置のビットをＲＡＭ２０２から読み出し、ビットを反転したものをＲＡＭ２０２に戻す。以上の復号プログラムの実行が完了すると、受信語をＲＡＭ２０２よりＩ／Ｏ２０１を介して外部に出力する。

このように、この実施の形態８では、ガロア体の演算をより小さい部分体の演算系で処理しているので、ＲＯＭ２０３の記憶容量を削減することができる。また、誤り位置多項式の根を直接解くことにより高速に誤り位置を計算し、その誤りを訂正することができる。なお、上の説明では１ビット訂正ＢＣＨ符号を用いるものについて示したが、本誤り訂正装置は１ビット訂正ＢＣＨ符号に限るものではなく、２ビット以上の訂正能力を有するＢＣＨ符号に対しても容易に拡張することができる。

実施の形態９．

上記実施の形態８では、ガロア体の四則演算アルゴリズム及び復号アルゴリズムをコード化したプログラムを予めＲＯＭ２０３に格納するものについて示したが、Ｉ／Ｏ２０１を介して外部から供給するようにし

てもよい。供給する記憶媒体としては、ＲＯＭ以外にも、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、ＣＤ－ＲＯＭ、磁気テープ、不揮発性のメモリカードなどを用いることができる。

また、プログラムの実行はシステムのＣＰＵに限らず、その上で稼動しているオペレーティングシステムあるいはアプリケーションソフトであってもよい。

このようにプログラムを記憶する媒体はコンピュータが読み取り可能なものであればどのような形態でもよく、プログラム自体が本発明の一要素となっている。

実施の形態１０．

上記実施の形態８では、１ビット訂正ＢＣＨ符号の誤り訂正装置をソフトウェアで構成したが、そのアルゴリズムの一部またはすべてをハードウェアで実現することも可能である。特にガロア体の演算アルゴリズムをハードウェアで構成すると復号遅延を大幅に短縮できる。

第２６図はこの実施の形態１０による誤り訂正装置を示す構成図であり、図において、第２５図と同一符号は同一または相当部分を示すので説明を省略する。２０６は部分体演算系回路から構成されるガロア体演算プロセッサである。

第２９図はガロア体演算プロセッサ２０６のブロック図である。図において、３０１はＣＰＵからの命令をデコードする命令デコーダ、３０２～３０５は入力されるガロア体Ｋの２元を格納するレジスタ（Ｋの元は部分体Ｌの元２つで表されるので部分体元を格納するレジスタが４つ並んでいる）、３０６は部分体の定数ｑ、３０７～３０９は計算の途中結果（部分体元）を一時保存するレジスタ、３１０は部分体の指数表現

による部分体演算回路系である。３１０Ａ，３１０Ｃは指数を加算する指数加算回路、３１０Ｂは指数を減算する指数減算回路、３１０Ｄは部分体のゼフ対数テーブルである。３１１はレジスタ３０２～３０５から$x0$，$x1$，$y0$，$y1$，$z0$，$z1$，$z2$，定数qを入力して部分体演算回路系３１０に与える入力セレクタ、３１２は出力セレクタ３１３の出力に対してレジスタ$z0$，$z1$，$z2$への入力を制御するスイッチ、３１３は部分体演算回路系３１０の出力を選択する出力セレクタである。

部分体演算回路系３１０は、入力セレクタ３１１の出力ａとｂを入力として部分体の指数表現による乗算、除算、加算を行う。

指数加算回路３１０Ａではａとｂが加算され、その出力ａ＋ｂが出力セレクタ３１３に出力される。

指数減算回路３１０Ｂではａからｂが減算され、その出力ａ－ｂが部分体ゼフ対数テーブル３１０Ｄ及び出力セレクタ３１３に出力される。

部分体ゼフ対数テーブル３１０Ｄでは入力されるａ－ｂに対応するゼフ対数Ｚ［ａ－ｂ］を出力し、指数加算回路３１０Ｃに入力する。

指数加算回路３１０Ｃでは入力されるｂと部分体ゼフ対数テーブル３１０Ｄの出力Ｚ［ａ－ｂ］が加算され、その出力ｂ＋Ｚ［ａ－ｂ］が出力セレクタ３１３に入力される。

出力セレクタ３１３の入力ｃ，ｄ，ｅは式（７７）の通りである。ｃが部分体乗算、ｄが部分体除算、ｅが部分体加算に対応する。

$$c = a + b \pmod{2^m - 1}$$
$$d = a - b \pmod{2^m - 1}$$
$$e = b + Z[a - b] \pmod{2^m - 1} \qquad (77)$$

ガロア体演算プロセッサ２０６は上位のＣＰＵの命令によりガロア体

Ｋの加算、乗算および除算を計算する。

まず、ガロア体Ｋの２元Ｘ＝（ｘ１，ｘ０），Ｙ＝（ｙ１，ｙ０）の加算Ｘ＋Ｙについて説明する。Ｘ＝（ｘ１，ｘ０）のｘ０がレジスタ３０２に格納され、ｘ１がレジスタ３０３に格納される。また、Ｙ＝（ｙ１，ｙ０）のｙ０がレジスタ３０４に格納され、ｙ１がレジスタ３０５に格納される。

第１段階では、入力セレクタ３１１において、出力ａにｘ０が選択され、出力ｂにｙ０が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ａが閉じてレジスタ３０７に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ｂ、３１３Ｃは開いた状態に設定される。

第２段階では、入力セレクタ３１１において、出力ａにｘ１が選択され、出力ｂにｙ１が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１３Ａ，３１３Ｃは開いた状態に設定される。この後、レジスタの組（ｚ１，ｚ０）が計算結果として出力される。

次に、２元Ｘ＝（ｘ１，ｘ０），Ｙ＝（ｙ１，ｙ０）の乗算Ｘ・Ｙについて説明する。まず、Ｘ＝（ｘ１，ｘ０）のｘ０がレジスタ３０２に格納され、ｘ１がレジスタ３０３に格納される。また、Ｙ＝（ｙ１，ｙ０）のｙ０がレジスタ３０４に格納され、ｙ１がレジスタ３０５に格納される。

第１段階では、入力セレクタ３１１において、出力ａにｘ１が選択され、出力ｂにｙ１が選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ａが閉じてレジスタ３０７に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ｂ，３１２Ｃは開いた状

態に設定される。

第２段階では、入力セレクタ３１１において、出力ａにｘ０が選択され、出力ｂにｘ１が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ａ，３１２Ｃは開いた状態に設定される。

第３段階では、入力セレクタ３１１において、出力ａにｙ０が選択され、出力ｂにｙ１が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ｃが閉じてレジスタ３０９に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ａ，３１２Ｂは開いた状態に設定される。

第４段階では、入力セレクタ３１１において、出力ａにｚ０が選択され、出力ｂにｑが選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ａが閉じてレジスタ３０７に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ｂ，３１２Ｃは開いた状態に設定される。

第５段階では、入力セレクタ３１１において、出力ａにｚ１が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ａ，３１２Ｃは開いた状態に設定される。

第６段階では、入力セレクタ３１１において、出力ａにｘ０が選択され、出力ｂにｙ０が選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ｃが閉じてレジスタ３０９に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ａ，３１２Ｂは開いた状態に設定される。

第７段階では、入力セレクタ３１１において、出力ａにｚ０が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ａが閉じてレジスタ３０７に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ｂ，３１２Ｃは開いた状態に設定される。

第８段階では、入力セレクタ３１１において、出力ａにｚ１が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ａ，３１２Ｃは開いた状態に設定される。この後、レジスタの組（ｚ１，ｚ０）が計算結果として出力される。

次に、ガロア体の元Ｘ＝（ｘ１，ｘ０）の逆元X^{-1}を計算する場合について説明する。まず、Ｘ＝（ｘ１，ｘ０）のｘ０がレジスタ３０２に格納され、ｘ１がレジスタ３０３に格納される。

第１段階では、入力セレクタ３１１において、出力ａにｘ０が選択され、出力ｂにｘ１が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ａ，３１２Ｂが閉じてレジスタ３０７，３０８に出力セレクタ３１３の出力ｅが代入される。スイッチ３１２Ｃは開いた状態に設定される。

第２段階では、入力セレクタ３１１において、出力ａにｘ１が選択され、出力ｂにｘ１が選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ｃが閉じてレジスタ３０９に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ａ，３１２Ｂは開いた状態に設定される。

第３段階では、入力セレクタ３１１において、出力ａにｘ０が選択され、出力ｂにｚ１が選択される。出力セレクタ３１３ではｃが選択され

、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ａ，３１２Ｃは開いた状態に設定される。

第４段階では、入力セレクタ３１１において、出力ａにｑが選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｃが選択され、また、スイッチ３１２Ｃが閉じてレジスタ３０９に出力セレクタ３１３の出力ｃが代入される。他のスイッチ３１２Ａ，３１２Ｂは開いた状態に設定される。

第５段階では、入力セレクタ３１１において、出力ａにｚ１が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｅが選択され、また、スイッチ３１２Ｃが閉じてレジスタ３０９に出力セレクタ３１３の出力ｅが代入される。他のスイッチ３１２Ａ，３１２Ｂは開いた状態に設定される。

第６段階では、入力セレクタ３１１において、出力ａにｚ０が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｄが選択され、また、スイッチ３１２Ａが閉じてレジスタ３０７に出力セレクタ３１３の出力ｄが代入される。他のスイッチ３１２Ｂ，３１２Ｃは開いた状態に設定される。

第７段階では、入力セレクタ３１１において、出力ａにｘ１が選択され、出力ｂにｚ２が選択される。出力セレクタ３１３ではｄが選択され、また、スイッチ３１２Ｂが閉じてレジスタ３０８に出力セレクタ３１３の出力ｄが代入される。他のスイッチ３１２Ａ，３１２Ｃは開いた状態に設定される。この後、レジスタの組（ｚ１，ｚ０）が計算結果として出力される。

上述のガロア体演算プロセッサ２０６により拡大体の四則演算を高速に処理することができる。特に誤り位置多項式の係数や根の計算では多

数の乗除算が必要であるが、本プロセッサにより復号遅延を大幅に削減することが可能である。また、シンドロームも本プロセッサを用いれば高速に計算できる。

このように、この実施の形態１０の誤り訂正装置はガロア体演算プロセッサ２０６を備えているため高速に復号処理を行うことができる。ガロア体演算プロセッサ２０６はＣＰＵからの命令により拡大体の四則演算をフレキシブルに処理できる。また、本プロセッサは部分体演算回路系３１０で構成されているので、拡大体の演算回路で構成するよりも回路規模が小さくてすむ利点がある。なお、この実施の形態１０では部分体の表現形式として指数表現を用いたが、ベクトル表現、正規基底、双対基底など他の表現または基底を適用することも可能である。

実施の形態１１．

シンドロームの計算は実施の形態１０で述べたガロア体演算プロセッサ２０６を用いて計算することもできるが、回路化すると復号時間をさらに短縮することができる。第３０図はこの実施の形態１１の誤り訂正装置を示す構成図であり、図において、第２６図と同一符号は同一または相当部分を示すので説明を省略する。２０７はシンドローム生成回路である。

シンドローム生成回路２０７の詳細な構成を示す前に本回路の原理について説明する。第２４図のフローチャートで説明したようにシンドロームＳ１の計算は、定数α＝（ａ１，ａ０）と変数（ｘ１，ｘ０）の乗算に受信ビットr_kを加算した積和形、（ａ１，ａ０）・（ｘ１，ｘ０）＋（０，r_k）が基本となっている。積の部分は式（６２）により（ａ１ｘ０＋ａ０ｘ１＋ａ１ｘ１，ａ０ｘ０＋ｑａ１ｘ１）である。ただし、簡単のためｐ＝１とする。第２４図のフローチャートのループを１

周すると、x1には(a1+a0)・(x1+x0)+a0x0が代入され、x0にはa0x0+qa1x1+r_kが代入される。ここでa0=c0、q・a1=c1、a1+a0=c2とおくと、代入式は次のように整理される。

$$x0 \leftarrow c0 \cdot x0 + c1 \cdot x1 + r_k$$
$$x1 \leftarrow c2 \cdot (x1 + x0) + c0 \cdot x0 \qquad (78)$$

これらの計算は部分体の加算回路および部分体元のc0倍回路、c1倍回路、c2倍回路で実現できる。第31図はシンドローム生成回路207のブロック図であり、図において、401,402は部分体の元を格納するレジスタ、403はc0倍回路、404はc1倍回路、405はc2倍回路、406は受信ビットの入力端子、407~410は部分体加算回路である。

次に図の回路の動作について説明する。

まず、レジスタ401,402には“0”が格納される。ここで“0”は部分体の零元である。受信ビットr_k(k=0,1,…,n-1)は1周期に1ビットずつ、k=n-1から大きい順に入力端子406に入力される。以下ではk+1まで受信ビットが入力されたものとして説明する。

レジスタ401の内容(x0とする)は、c0倍回路403及び部分体加算回路410に入力される。また、レジスタ402の内容(x1とする)は、c1倍回路404及び部分体加算回路410に入力される。

c0倍回路403ではx0がc0倍されてc0・x0が部分体加算回路407に入力され、c1倍回路404ではx1がc1倍されてc1・x1が部分体加算回路407に入力される。また、部分体加算回路410ではx0とx1が加算されてx0+x1がc2倍回路405に入力さ

れる。

部分体加算回路４０７では、入力された部分体元ｃ０・ｘ０とｃ１・ｘ１が加算されてｃ０・ｘ０＋ｃ１・ｘ１が部分体加算回路４０８に入力される。また、ｃ２倍回路４０５では部分体加算回路４１０の出力ｘ０＋ｘ１がｃ２倍されてｃ２・（ｘ０＋ｘ１）が部分体加算回路４０９に入力される。

部分体加算回路４０８では、ｃ０・ｘ０＋ｃ１・ｘ１と受信ビットr_kが加算されてｃ０・ｘ０＋ｃ１・ｘ１＋r_kがレジスタ４０１に代入される。また、部分体加算回路４０９では、ｃ２・（ｘ０＋ｘ１）とｃ０・ｘ０が加算されてｃ２・（ｘ０＋ｘ１）＋ｃ０・ｘ０がレジスタ４０２に代入される。これで１周期の処理が完了し、式（７８）に示すレジスタ４０１，４０２の更新が完了する。全受信ビットの入力が完了するとレジスタ４０１の内容ｘ０とレジスタ４０２の内容ｘ１がシンドロームＳ１＝（ｘ１，ｘ０）として出力される。

この実施の形態１１の誤り訂正装置は、このようにシンドロームを計算するための専用回路を備えているので復号時間を大幅に削減することができる。

産業上の利用可能性

以上のように、この発明に係る誤り訂正方法、誤り訂正装置及び誤り訂正プログラムが記録された記録媒体は、ディジタル無線通信やディジタル磁気記録を実施する際、通信データや記録データに発生する誤りを訂正するものに適している。

請求の範囲

1．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定ステップと、上記誤りビット数推定ステップにより推定された誤りビット数が2ビット誤り又は3ビット誤りである場合、そのシンドロームから3次の誤り位置多項式を生成する多項式生成ステップと、上記多項式生成ステップにより生成された3次の誤り位置多項式から正規化3次方程式を求めて、その正規化3次方程式の根を計算し、その正規化3次方程式の根から3次の誤り位置多項式の根を計算する多項式解法ステップと、上記多項式解法ステップにより計算された3次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップとを備えた誤り訂正方法。

2．多項式解法ステップは、正規化3次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化3次方程式の根を計算することを特徴とする請求の範囲第1項記載の誤り訂正方法。

3．訂正ステップは、誤り位置多項式の根から誤り位置を特定する際、その誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定することを特徴とする請求の範囲第1項記載の誤り訂正方法。

4．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定ステップと、上記誤りビット数推定ス

テップにより推定された誤りビット数に応じて2次の誤り位置多項式又は4次の誤り位置多項式を生成する多項式生成ステップと、上記多項式生成ステップにより生成された2次の誤り位置多項式の根を計算する2次方程式解法ステップと、上記多項式生成ステップにより生成された4次の誤り位置多項式の根を計算する4次方程式解法ステップと、上記2次方程式解法ステップより計算された2次の誤り位置多項式の根又は上記4次方程式解法ステップより計算された4次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップとを備えた誤り訂正方法。

5．4次方程式解法ステップは、多項式生成ステップにより生成された4次の誤り位置多項式から正規化3次方程式を生成して、その正規化3次方程式の根を計算する3次方程式解法ステップと、上記3次方程式解法ステップにより計算された正規化3次方程式の根から2次方程式を生成して、その2次方程式の根を計算する第1の2次方程式解法ステップと、上記第1の2次方程式解法ステップにより計算された2次方程式の根から2組の2次方程式を生成して、2組の2次方程式の根を計算する第2の2次方程式解法ステップと、上記第2の2次方程式解法ステップにより計算された2次方程式の4根から上記4次の誤り位置多項式の根を特定する根特定ステップとから構成されたことを特徴とする請求の範囲第4項記載の誤り訂正方法。

6．3次方程式解法ステップは、正規化3次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化3次方程式の根を計算することを特徴とする請求の範囲第5項記載

の誤り訂正方法。

７．ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定ステップと、上記誤りビット数推定ステップにより推定された誤りビット数に基づいて誤り位置多項式を生成する多項式生成ステップと、上記多項式生成ステップにより生成された誤り位置多項式の根を計算する多項式解法ステップと、上記多項式解法ステップにより計算された誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正ステップとを備えた誤り訂正方法。

８．誤りビット数推定ステップは、部分体を指数表現することを特徴とする請求の範囲第７項記載の誤り訂正方法。

９．誤りビット数推定ステップは、部分体をベクトル表現することを特徴とする請求の範囲第７項記載の誤り訂正方法。

１０．誤りビット数推定ステップは、部分体を正規基底で表現することを特徴とする請求の範囲第７項記載の誤り訂正方法。

１１．誤りビット数推定ステップは、部分体を双対基底で表現することを特徴とする請求の範囲第７項記載の誤り訂正方法。

１２．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定手段と、上記誤りビット数推定手段により推定された誤りビット数が２ビット誤り又は３ビット誤りである

場合、そのシンドロームから３次の誤り位置多項式を生成する多項式生成手段と、上記多項式生成手段により生成された３次の誤り位置多項式から正規化３次方程式を求めて、その正規化３次方程式の根を計算し、その正規化３次方程式の根から３次の誤り位置多項式の根を計算する多項式解法手段と、上記多項式解法手段により計算された３次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正手段とを備えた誤り訂正装置。

１３．多項式解法手段は、正規化３次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化３次方程式の根を計算することを特徴とする請求の範囲第１２項記載の誤り訂正装置。

１４．訂正手段は、誤り位置多項式の根から誤り位置を特定する際、その誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定することを特徴とする請求の範囲第１２項記載の誤り訂正装置。

１５．誤り位置多項式の根をガロア体元に代入したのち、そのガロア体元に所定の係数を乗算しながら適切なガロア体元を検索して誤り位置を特定する訂正手段を複数個並列に配置することを特徴とする請求の範囲第１２項記載の誤り訂正装置。

１６．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定手段と、上記誤りビット数推定手段

により推定された誤りビット数に応じて２次の誤り位置多項式又は４次の誤り位置多項式を生成する多項式生成手段と、上記多項式生成手段により生成された２次の誤り位置多項式の根を計算する２次方程式解法手段と、上記多項式生成手段により生成された４次の誤り位置多項式の根を計算する４次方程式解法手段と、上記２次方程式解法手段より計算された２次の誤り位置多項式の根又は上記４次方程式解法手段より計算された４次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正手段とを備えた誤り訂正装置。

１７．４次方程式解法手段は、多項式生成手段により生成された４次の誤り位置多項式から正規化３次方程式を生成して、その正規化３次方程式の根を計算する３次方程式解法手段と、上記３次方程式解法手段により計算された正規化３次方程式の根から２次方程式を生成して、その２次方程式の根を計算する第１の２次方程式解法手段と、上記第１の２次方程式解法手段により計算された２次方程式の根から２組の２次方程式を生成して、２組の２次方程式の根を計算する第２の２次方程式解法手段と、上記第２の２次方程式解法手段により計算された２次方程式の４根から上記４次の誤り位置多項式の根を特定する根特定手段とから構成されたことを特徴とする請求の範囲第１６項記載の誤り訂正装置。

１８．３次方程式解法手段は、正規化３次方程式の根を計算する際、ガロア体上の多項式を部分体上の多項式に変換して、その部分体の立方根を計算し、その部分体の立方根からガロア体の立方根を算出して、正規化３次方程式の根を計算することを特徴とする請求の範囲第１７項記載の誤り訂正装置。

１９．ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定手段と、上記誤りビット数推定手段により推定された誤りビット数に基づいて誤り位置多項式を生成する多項式生成手段と、上記多項式生成手段により生成された誤り位置多項式の根を計算する多項式解法手段と、上記多項式解法手段により計算された誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正手段とを備えた誤り訂正装置。

２０．誤りビット数推定手段は、部分体を指数表現することを特徴とする請求の範囲第１９項記載の誤り訂正装置。

２１．誤りビット数推定手段は、部分体をベクトル表現することを特徴とする請求の範囲第１９項記載の誤り訂正装置。

２２．誤りビット数推定手段は、部分体を正規基底で表現することを特徴とする請求の範囲第１９項記載の誤り訂正装置。

２３．誤りビット数推定手段は、部分体を双対基底で表現することを特徴とする請求の範囲第１９項記載の誤り訂正装置。

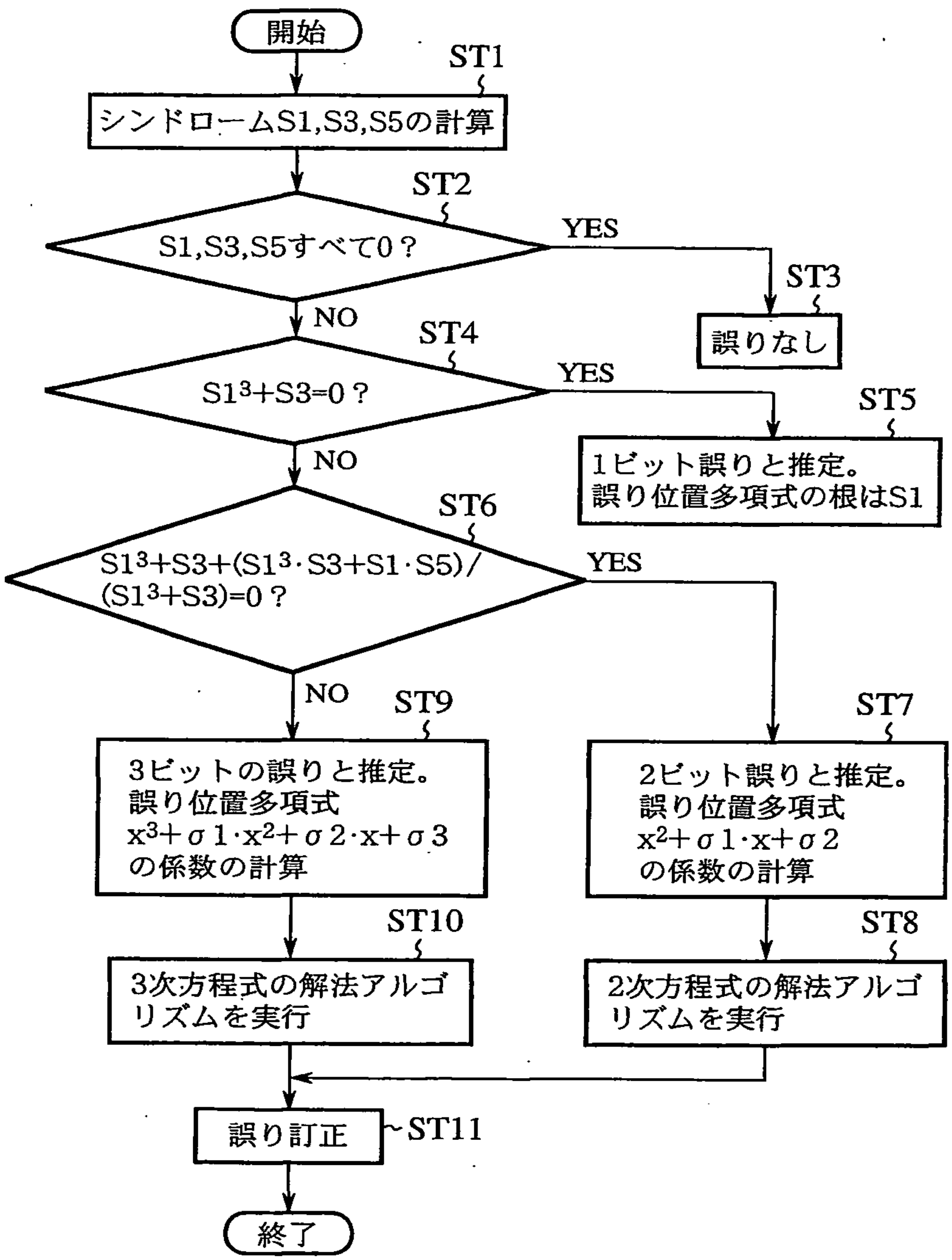
２４．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定処理と、その誤りビット数が２ビット誤り又は３ビット誤りである場合、そのシンドロームから３次の誤り位置多項式を生成する多項式生成処理と、その３次の誤り位置多項式から正規化３次方程式を求めて、その正規化３次方程式の根を計算し、そ

の正規化3次方程式の根から3次の誤り位置多項式の根を計算する多項式解法処理と、その3次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正処理とを備えた誤り訂正プログラムが記録された記録媒体。

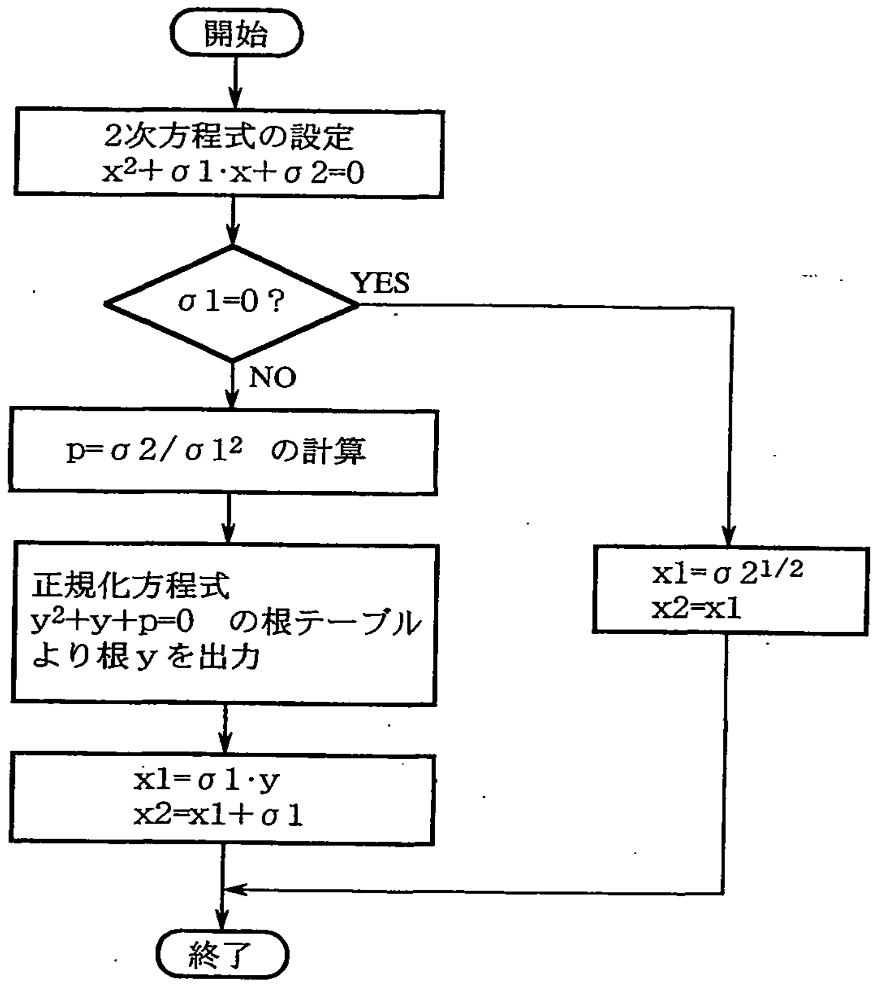
２５．受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定処理と、その誤りビット数に応じて２次の誤り位置多項式又は４次の誤り位置多項式を生成する多項式生成処理と、その２次の誤り位置多項式の根を計算する２次方程式解法処理と、その４次の誤り位置多項式の根を計算する４次方程式解法処理と、その２次の誤り位置多項式の根又は４次の誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正処理とを備えた誤り訂正プログラムが記録された記録媒体。

２６．ガロア体の部分体四則演算を実施して受信語からシンドロームを計算し、そのシンドロームから誤りビット数を推定する誤りビット数推定処理と、その誤りビット数に基づいて誤り位置多項式を生成する多項式生成処理と、その誤り位置多項式の根を計算する多項式解法処理と、その誤り位置多項式の根から誤り位置を特定し、その誤り位置の値を訂正する訂正処理とを備えた誤り訂正プログラムが記録された記録媒体。

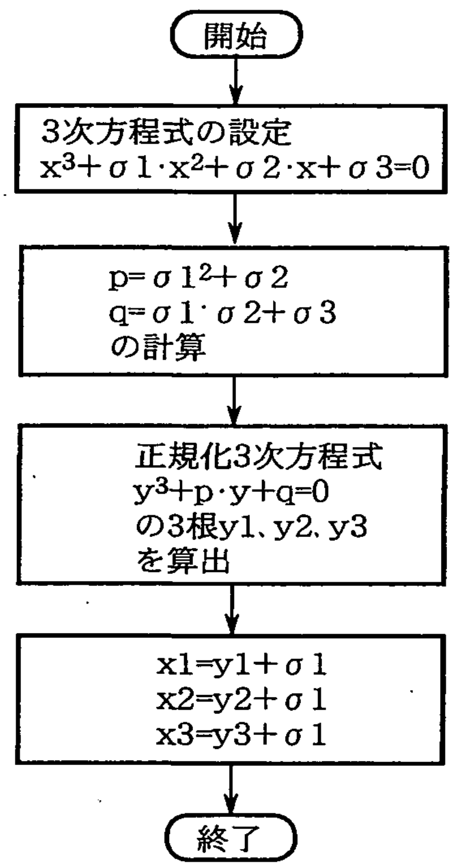
第1図


開始
ST1
シンドロームS1,S3,S5の計算
ST2
S1,S3,S5すべて0？
YES
ST3
誤りなし
NO
ST4
S1³+S3=0？
YES
ST5
1ビット誤りと推定。
誤り位置多項式の根はS1
NO
ST6
S1³+S3+(S1³·S3+S1·S5)/
(S1³+S3)=0？
YES
NO
ST9
3ビットの誤りと推定。
誤り位置多項式
x³+σ1·x²+σ2·x+σ3
の係数の計算
ST7
2ビット誤りと推定。
誤り位置多項式
x²+σ1·x+σ2
の係数の計算
ST10
3次方程式の解法アルゴリズムを実行
ST8
2次方程式の解法アルゴリズムを実行
誤り訂正
ST11
終了

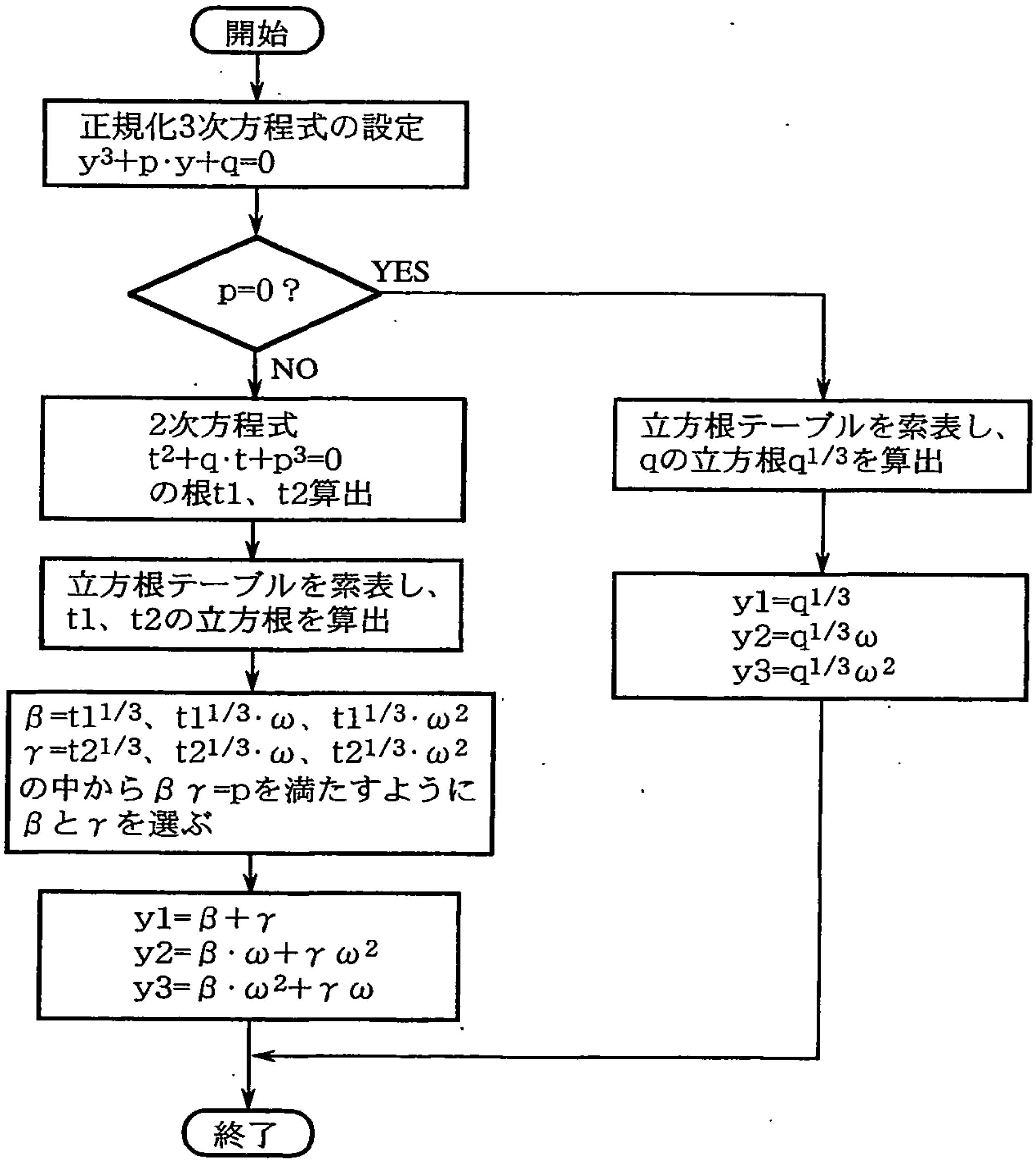
第2図


開始
2次方程式の設定
x2+σ1·x+σ2=0
σ1=0？
YES
NO
p=σ2/σ12 の計算
正規化方程式
y2+y+p=0 の根テーブル
より根yを出力
x1=σ1·y
x2=x1+σ1
x1=σ21/2
x2=x1
終了

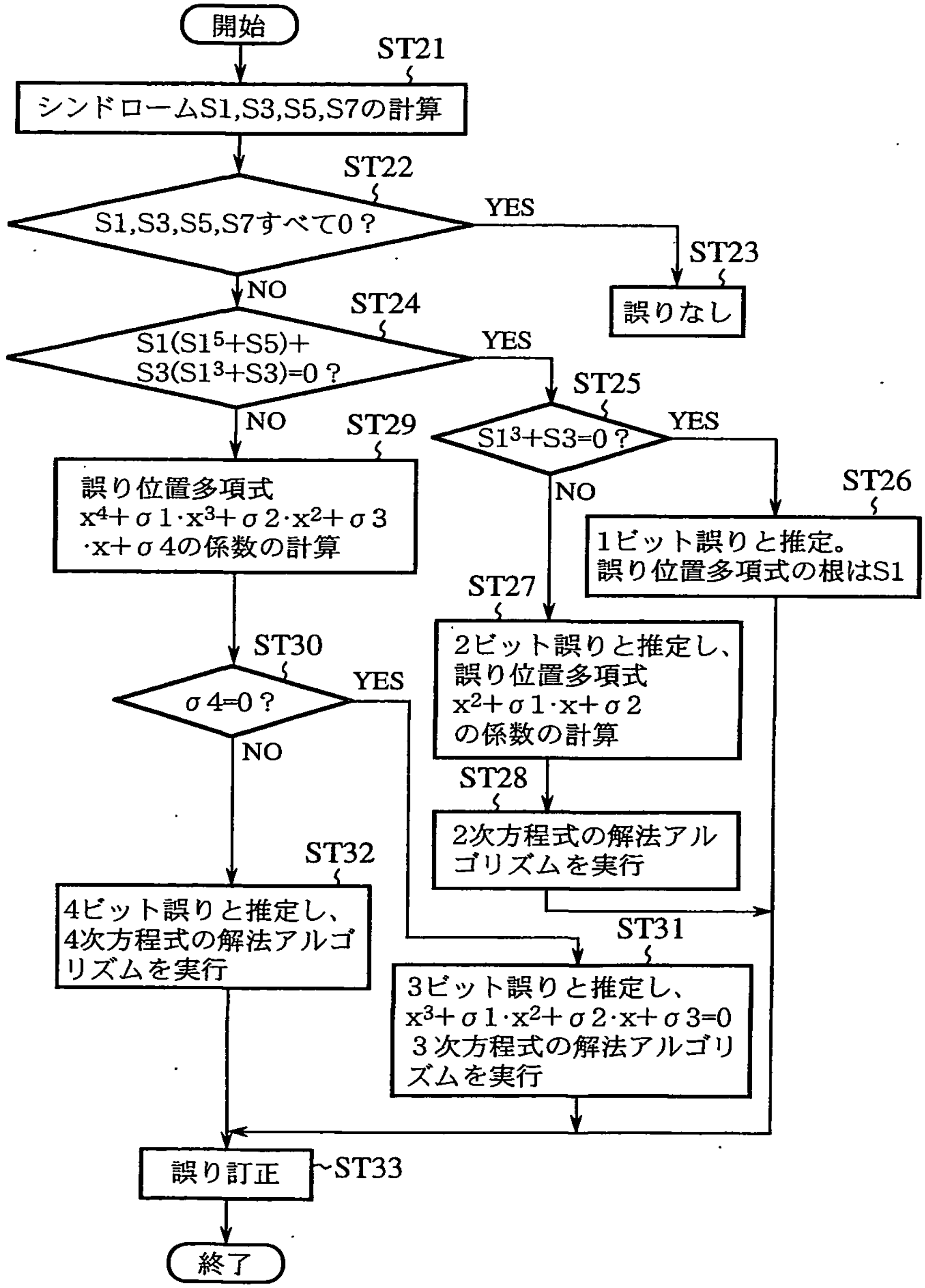
第3図


開始
3次方程式の設定
$x^3+\sigma 1\cdot x^2+\sigma 2\cdot x+\sigma 3=0$
$p=\sigma 1^2+\sigma 2$
$q=\sigma 1\cdot\sigma 2+\sigma 3$
の計算
正規化3次方程式
$y^3+p\cdot y+q=0$
の3根y1、y2、y3
を算出
$x1=y1+\sigma 1$
$x2=y2+\sigma 1$
$x3=y3+\sigma 1$
終了

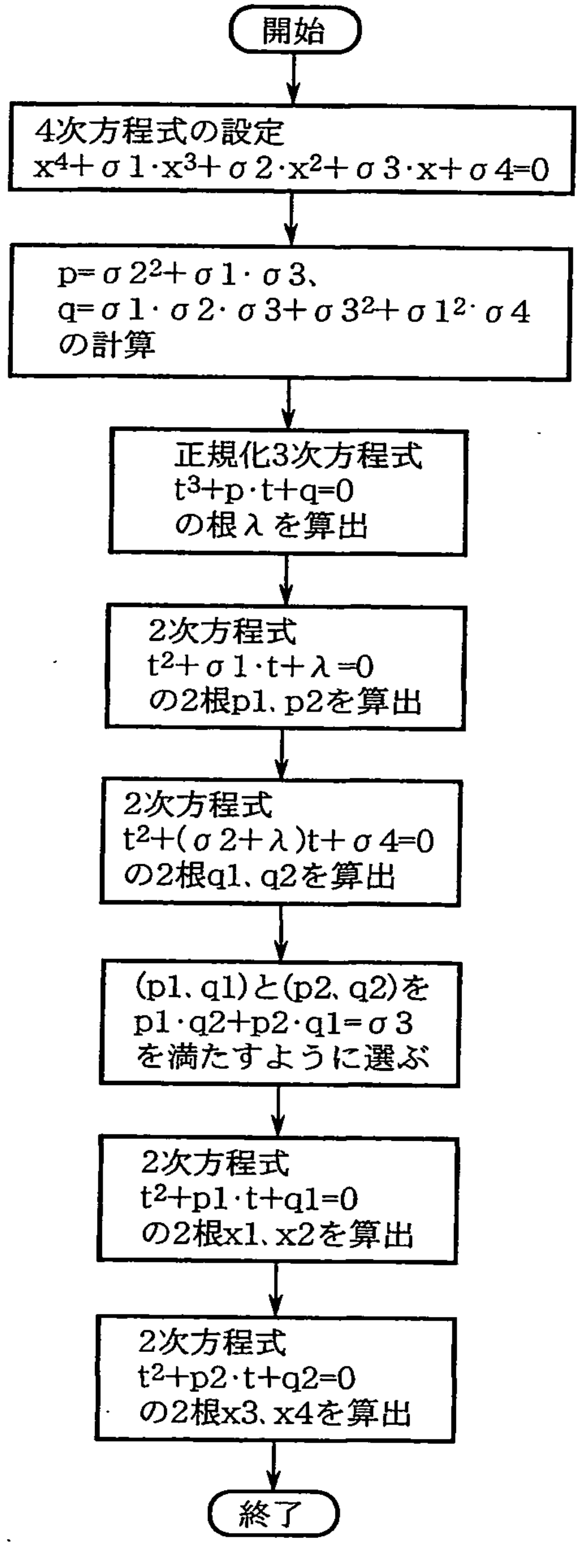
第4図


開始
正規化3次方程式の設定
y3+p·y+q=0
p=0？
YES
NO
2次方程式
t2+q·t+p3=0
の根t1、t2算出
立方根テーブルを索表し、
t1、t2の立方根を算出
β=t11/3、t11/3·ω、t11/3·ω2
γ=t21/3、t21/3·ω、t21/3·ω2
の中からβγ=pを満たすように
βとγを選ぶ
y1=β+γ
y2=β·ω+γω2
y3=β·ω2+γω
立方根テーブルを索表し、
qの立方根q1/3を算出
y1=q1/3
y2=q1/3ω
y3=q1/3ω2
終了

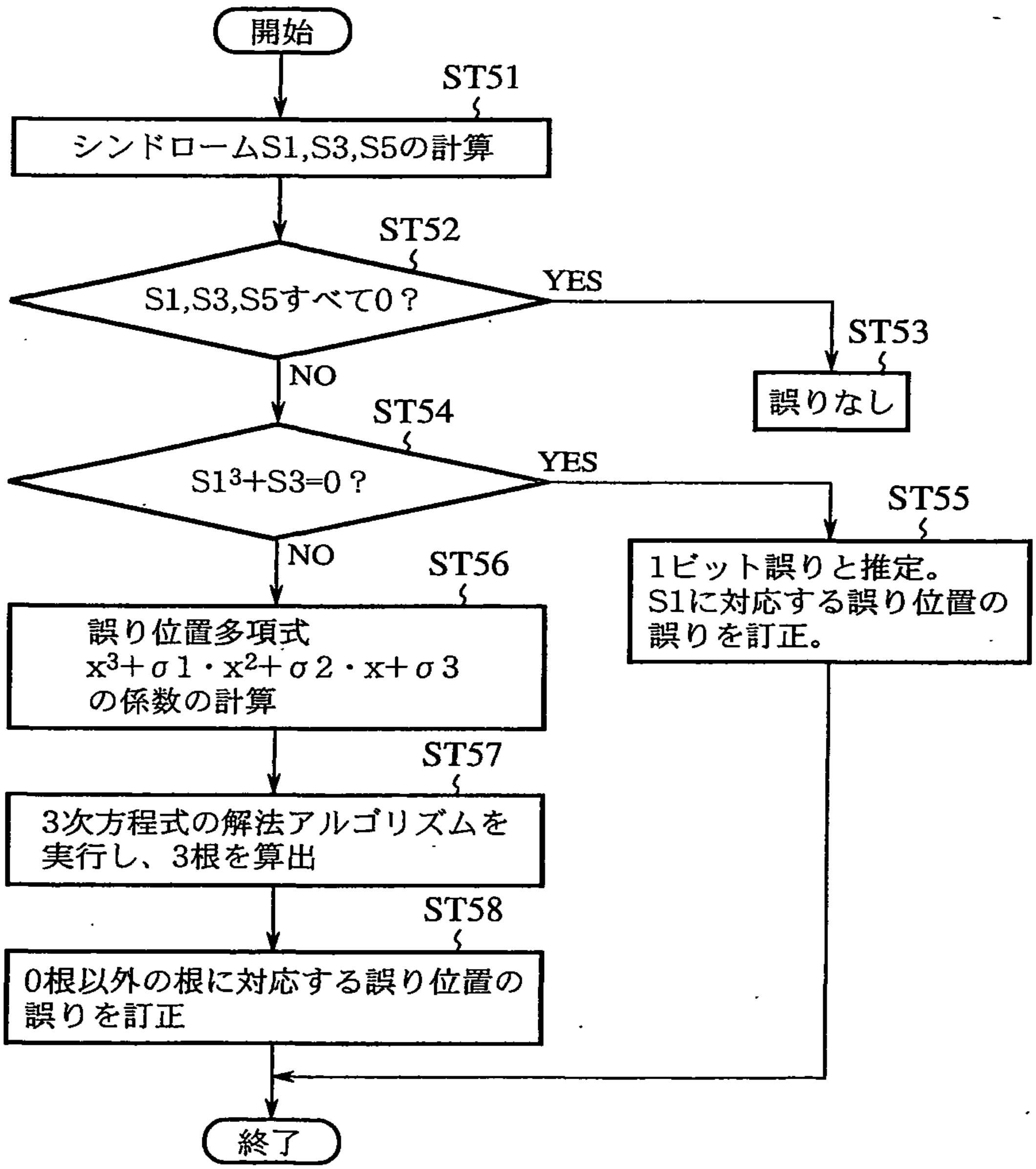
第5図


開始
ST21
シンドロームS1,S3,S5,S7の計算
ST22
S1,S3,S5,S7すべて0？
YES
ST23
誤りなし
NO
ST24
S1(S1⁵+S5)+
S3(S1³+S3)=0？
YES
ST25
S1³+S3=0？
YES
ST26
1ビット誤りと推定。
誤り位置多項式の根はS1
NO
ST29
誤り位置多項式
x⁴+σ1·x³+σ2·x²+σ3
·x+σ4の係数の計算
NO
ST27
2ビット誤りと推定し、
誤り位置多項式
x²+σ1·x+σ2
の係数の計算
ST28
2次方程式の解法アル
ゴリズムを実行
ST30
σ4=0？
YES
NO
ST32
4ビット誤りと推定し、
4次方程式の解法アルゴ
リズムを実行
ST31
3ビット誤りと推定し、
x³+σ1·x²+σ2·x+σ3=0
3次方程式の解法アルゴリ
ズムを実行
誤り訂正
ST33
終了

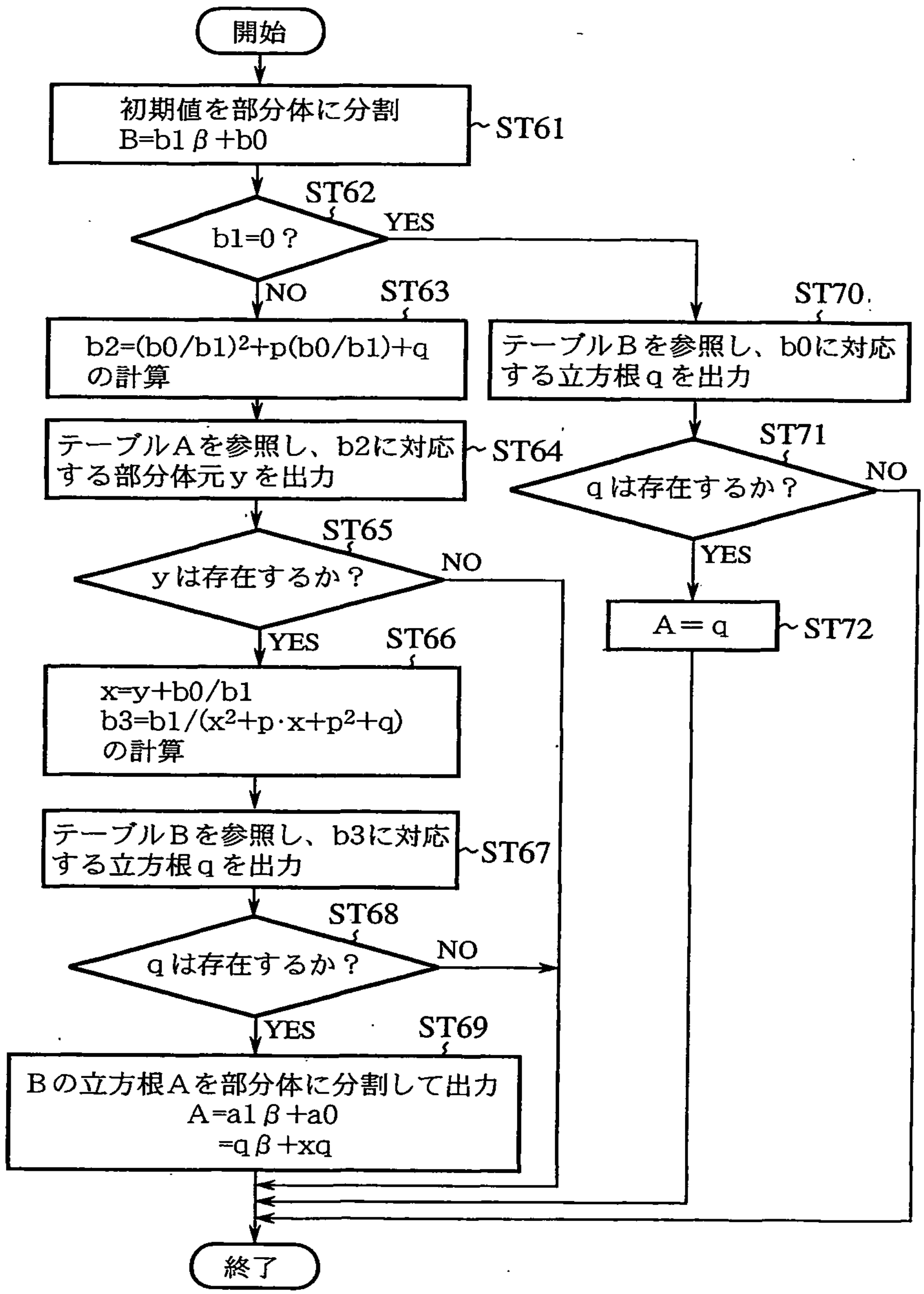
第6図


開始
4次方程式の設定
$x^4+\sigma 1\cdot x^3+\sigma 2\cdot x^2+\sigma 3\cdot x+\sigma 4=0$
$p=\sigma 2^2+\sigma 1\cdot\sigma 3$、
$q=\sigma 1\cdot\sigma 2\cdot\sigma 3+\sigma 3^2+\sigma 1^2\cdot\sigma 4$
の計算
正規化3次方程式
$t^3+p\cdot t+q=0$
の根λを算出
2次方程式
$t^2+\sigma 1\cdot t+\lambda=0$
の2根p1、p2を算出
2次方程式
$t^2+(\sigma 2+\lambda)t+\sigma 4=0$
の2根q1、q2を算出
(p1、q1)と(p2、q2)を
$p1\cdot q2+p2\cdot q1=\sigma 3$
を満たすように選ぶ
2次方程式
$t^2+p1\cdot t+q1=0$
の2根x1、x2を算出
2次方程式
$t^2+p2\cdot t+q2=0$
の2根x3、x4を算出
終了

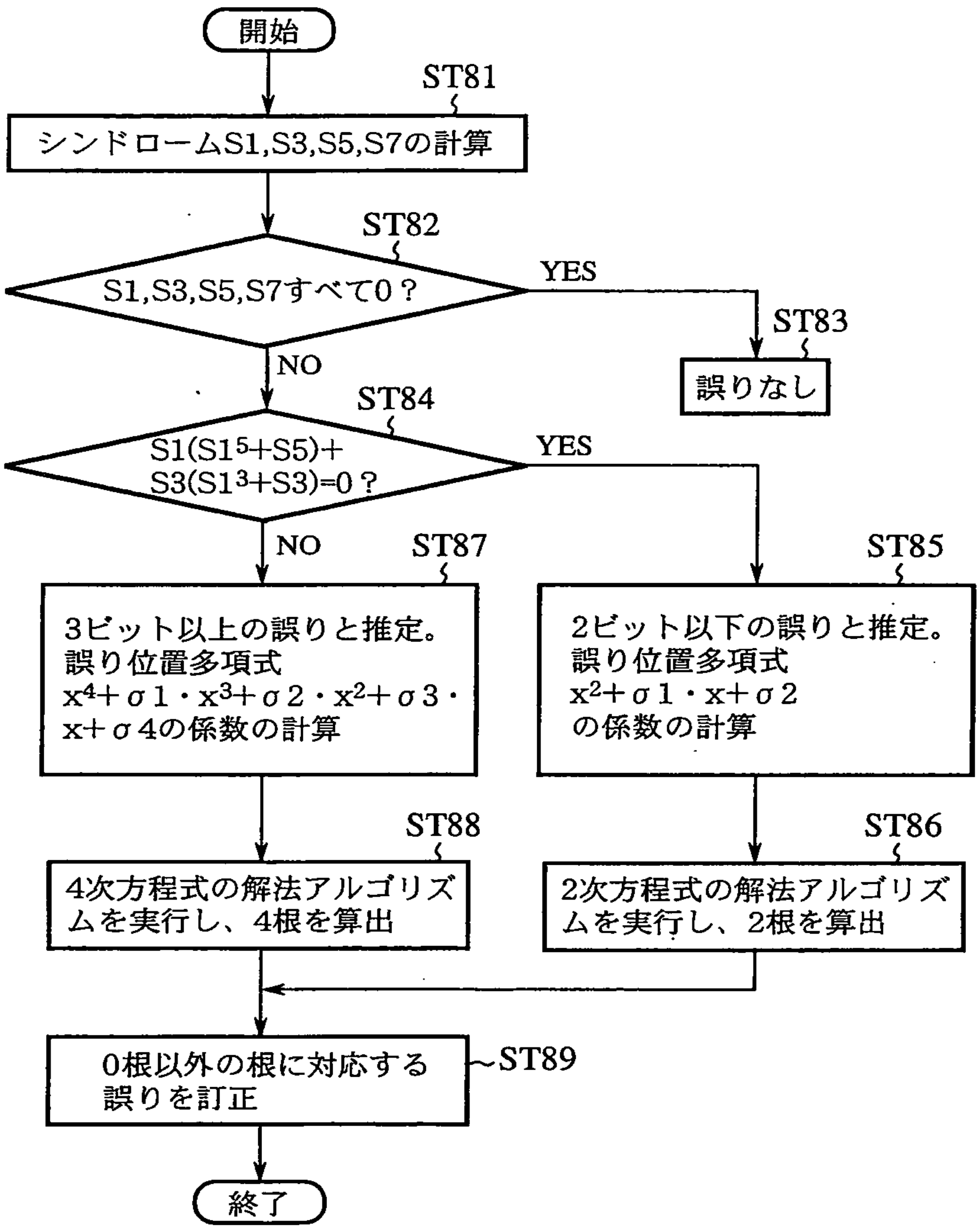
第7図


開始
ST51
シンドロームS1,S3,S5の計算
ST52
S1,S3,S5すべて0？
YES
ST53
誤りなし
NO
ST54
S1³+S3=0？
YES
ST55
1ビット誤りと推定。
S1に対応する誤り位置の
誤りを訂正。
NO
ST56
誤り位置多項式
x³+σ1・x²+σ2・x+σ3
の係数の計算
ST57
3次方程式の解法アルゴリズムを
実行し、3根を算出
ST58
0根以外の根に対応する誤り位置の
誤りを訂正
終了

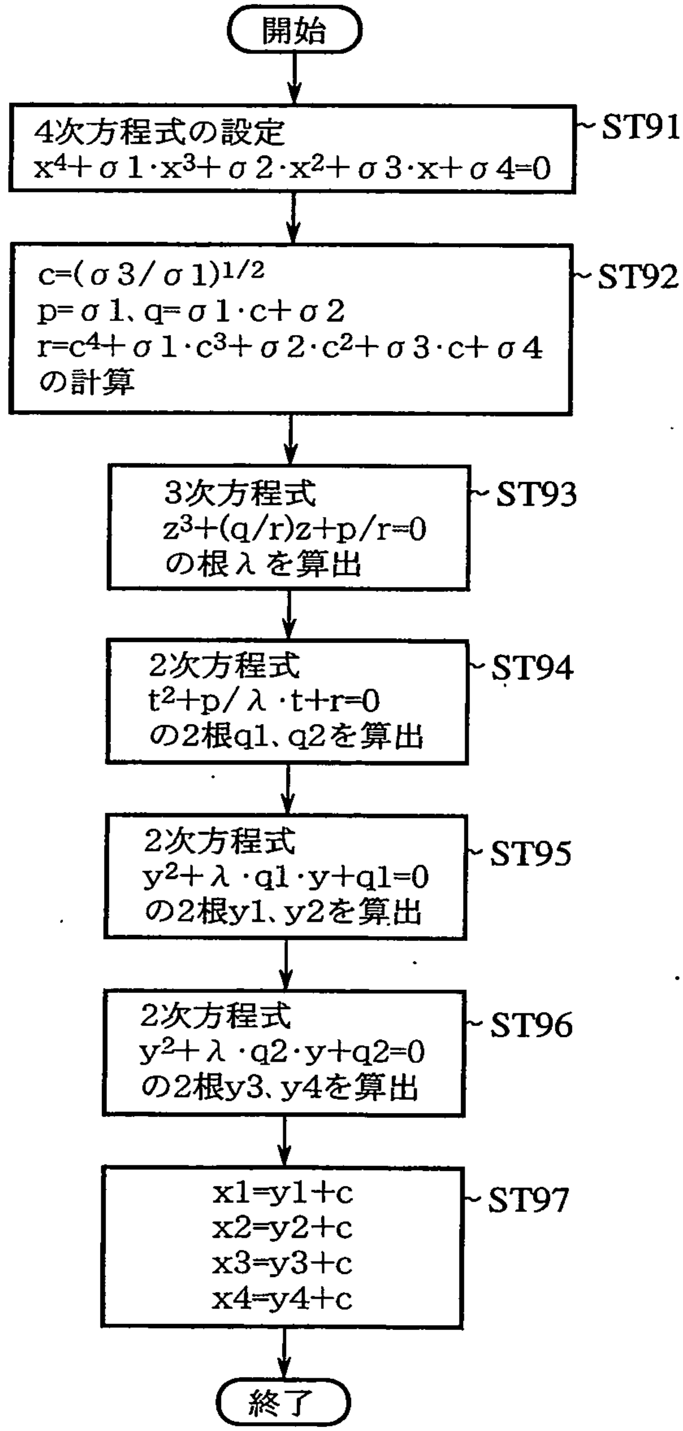
第8図


開始
初期値を部分体に分割
B=b1 β +b0
ST61
ST62
b1=0？
YES
NO
ST63
b2=(b0/b1)²+p(b0/b1)+q
の計算
テーブルAを参照し、b2に対応
する部分体元yを出力
ST64
ST65
yは存在するか？
NO
YES
ST66
x=y+b0/b1
b3=b1/(x²+p·x+p²+q)
の計算
テーブルBを参照し、b3に対応
する立方根qを出力
ST67
ST68
qは存在するか？
NO
YES
ST69
Bの立方根Aを部分体に分割して出力
A=a1 β +a0
=q β +xq
ST70
テーブルBを参照し、b0に対応
する立方根qを出力
ST71
qは存在するか？
NO
YES
A＝q
ST72
終了

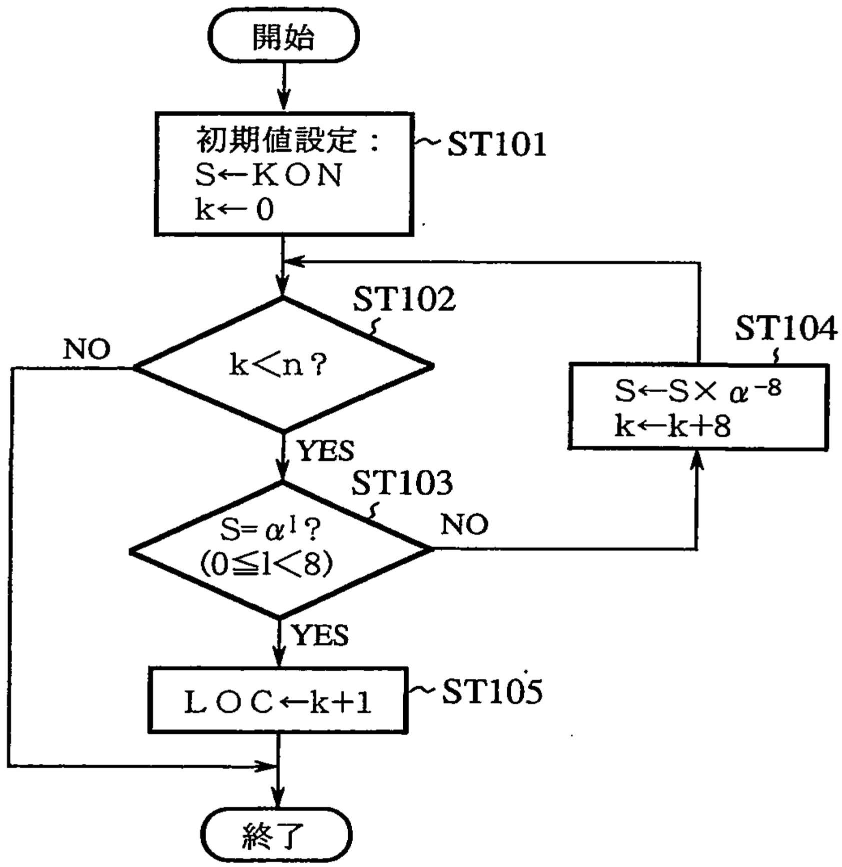
第9図


開始
ST81
シンドロームS1,S3,S5,S7の計算
ST82
S1,S3,S5,S7すべて0？
YES
ST83
誤りなし
NO
ST84
S1(S1⁵+S5)+
S3(S1³+S3)=0？
YES
NO
ST87
3ビット以上の誤りと推定。
誤り位置多項式
x⁴+σ1・x³+σ2・x²+σ3・
x+σ4の係数の計算
ST85
2ビット以下の誤りと推定。
誤り位置多項式
x²+σ1・x+σ2
の係数の計算
ST88
4次方程式の解法アルゴリズムを実行し、4根を算出
ST86
2次方程式の解法アルゴリズムを実行し、2根を算出
0根以外の根に対応する
誤りを訂正
ST89
終了

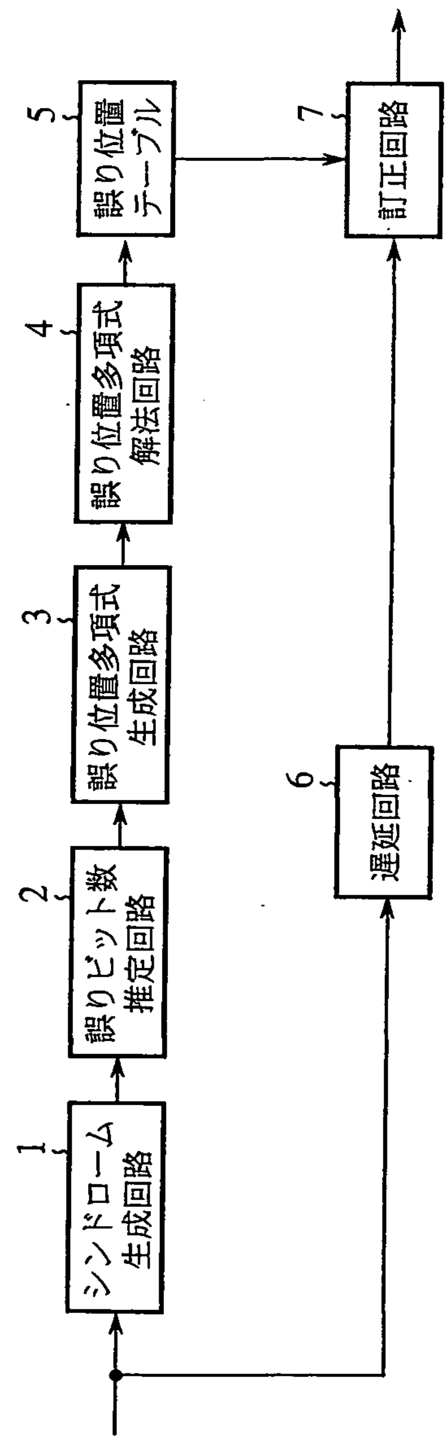
第10図


開始
4次方程式の設定
$x^4+\sigma 1\cdot x^3+\sigma 2\cdot x^2+\sigma 3\cdot x+\sigma 4=0$
ST91
$c=(\sigma 3/\sigma 1)^{1/2}$
$p=\sigma 1$、$q=\sigma 1\cdot c+\sigma 2$
$r=c^4+\sigma 1\cdot c^3+\sigma 2\cdot c^2+\sigma 3\cdot c+\sigma 4$
の計算
ST92
3次方程式
$z^3+(q/r)z+p/r=0$
の根λを算出
ST93
2次方程式
$t^2+p/\lambda\cdot t+r=0$
の2根q1、q2を算出
ST94
2次方程式
$y^2+\lambda\cdot q1\cdot y+q1=0$
の2根y1、y2を算出
ST95
2次方程式
$y^2+\lambda\cdot q2\cdot y+q2=0$
の2根y3、y4を算出
ST96
x1=y1+c
x2=y2+c
x3=y3+c
x4=y4+c
ST97
終了

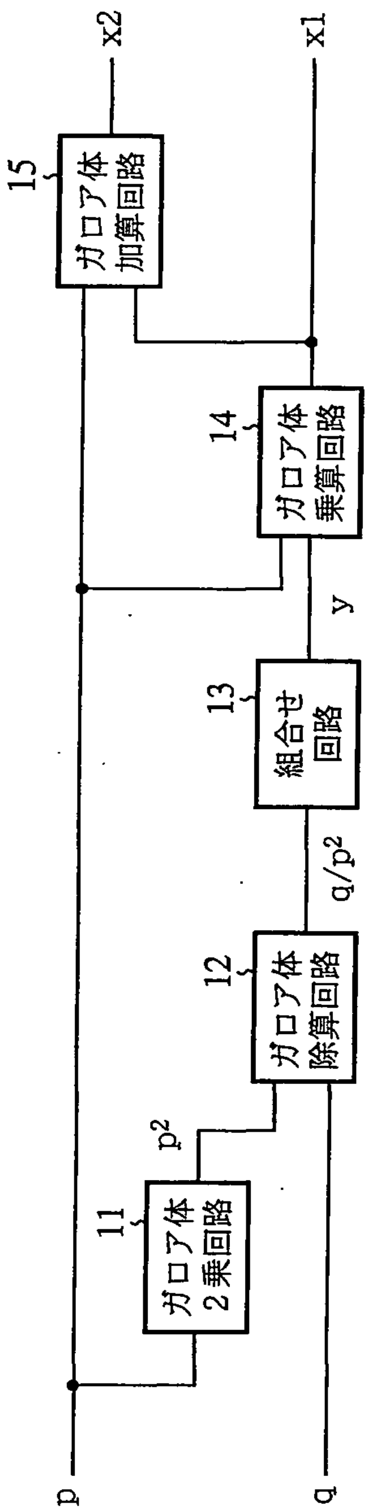
第11図


開始
初期値設定：
S←KON
k←0
ST101
ST102
k<n？
NO
YES
ST103
S=α^l？
(0≦l<8)
NO
YES
ST104
S←S×α^-8
k←k+8
LOC←k+1
ST105
終了

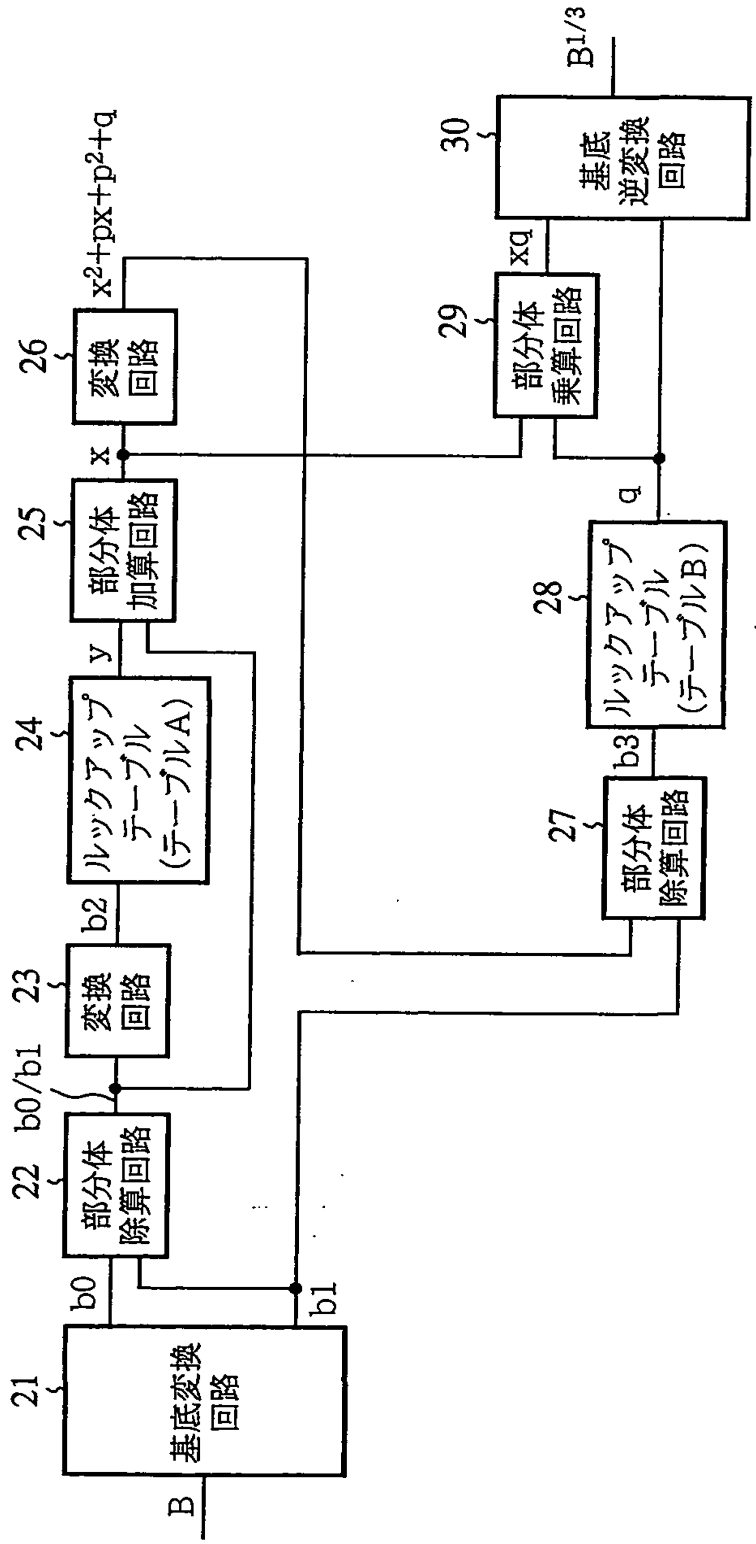
第12図


1
シンドローム生成回路
2
誤りビット数推定回路
3
誤り位置多項式生成回路
4
誤り位置多項式解法回路
5
誤り位置テーブル
6
遅延回路
7
訂正回路

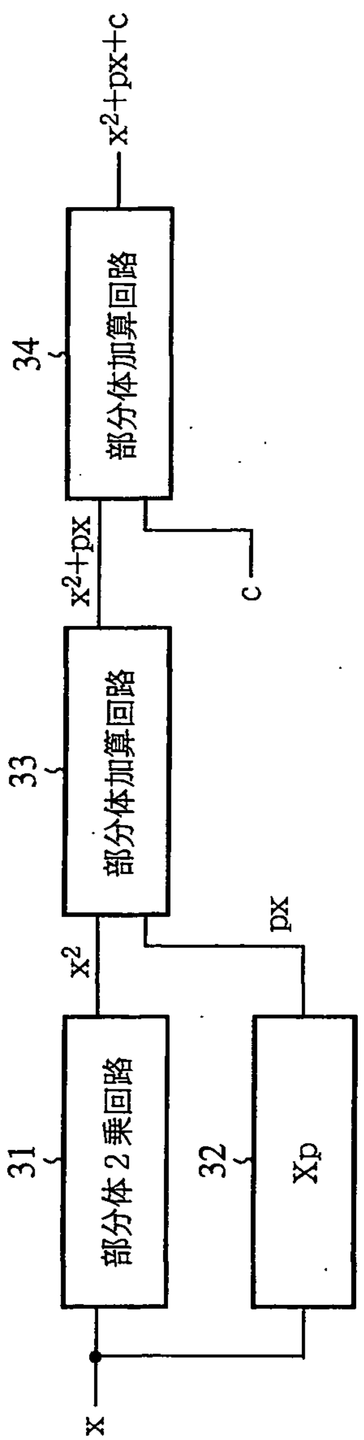
第13図


p
q
11
ガロア体
2乗回路
p2
12
ガロア体
除算回路
q/p2
13
組合せ
回路
y
14
ガロア体
乗算回路
15
ガロア体
加算回路
x1
x2

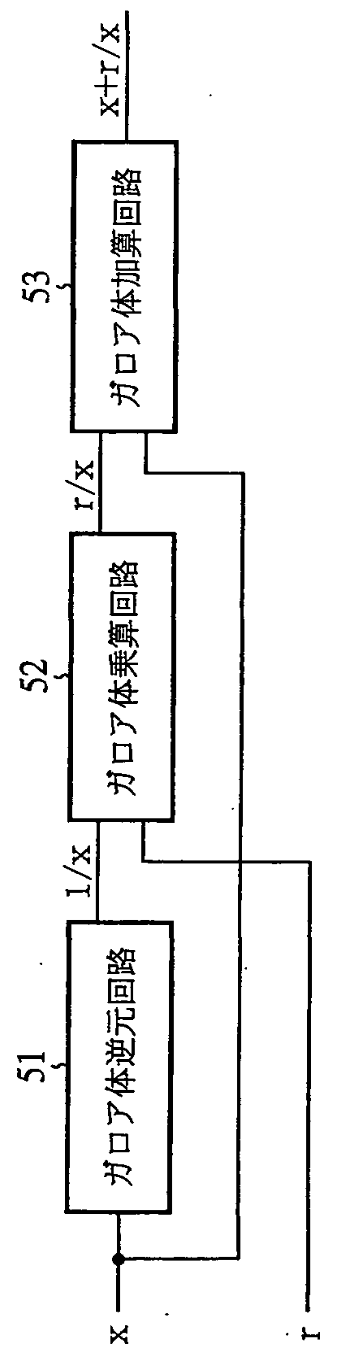
第14図


B
21
基底変換回路
b0
b1
22
部分体除算回路
b0/b1
23
変換回路
b2
24
ルックアップテーブル(テーブルA)
y
25
部分体加算回路
x
26
変換回路
x2+px+p2+q
27
部分体除算回路
b3
28
ルックアップテーブル(テーブルB)
q
29
部分体乗算回路
xq
30
基底逆変換回路
B1/3

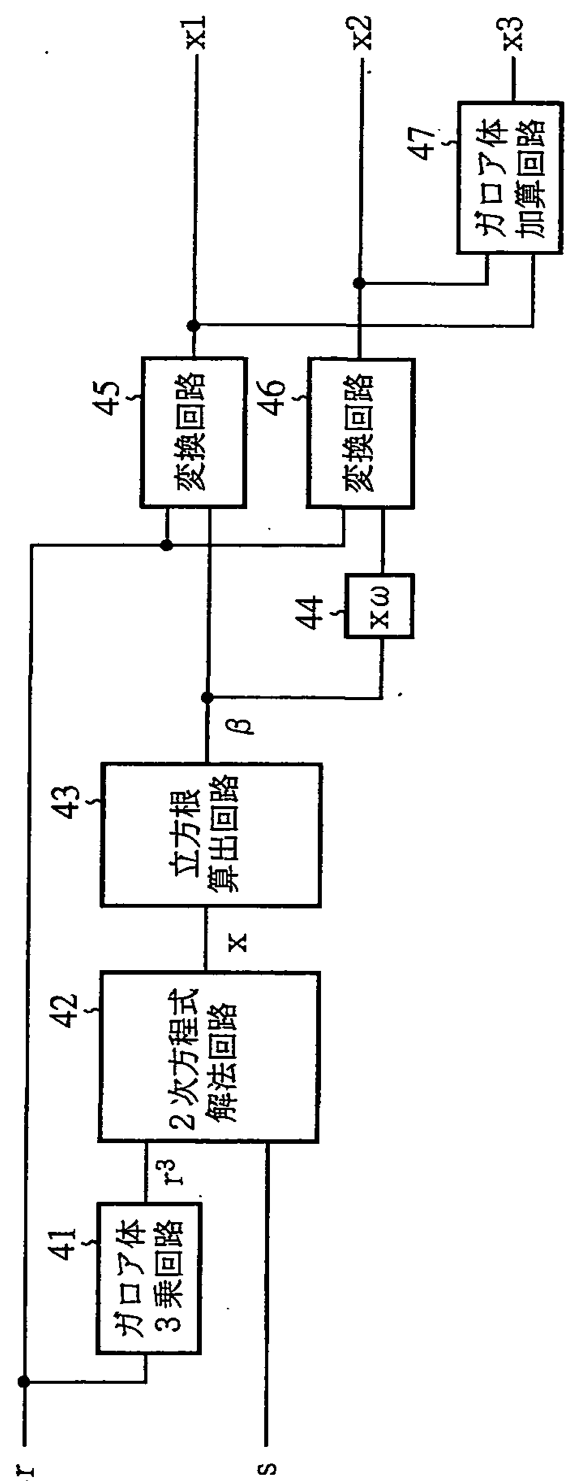
第15図


x
31
部分体２乗回路
32
Xp
x2
px
33
部分体加算回路
x2+px
c
34
部分体加算回路
x2+px+c

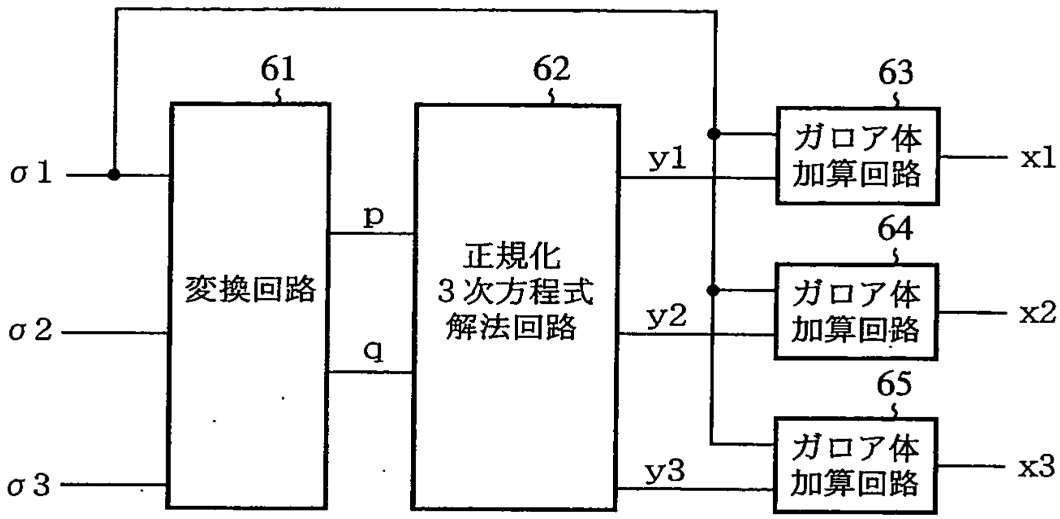
第17図


x
r
51
ガロア体逆元回路
1/x
52
ガロア体乗算回路
r/x
53
ガロア体加算回路
x+r/x

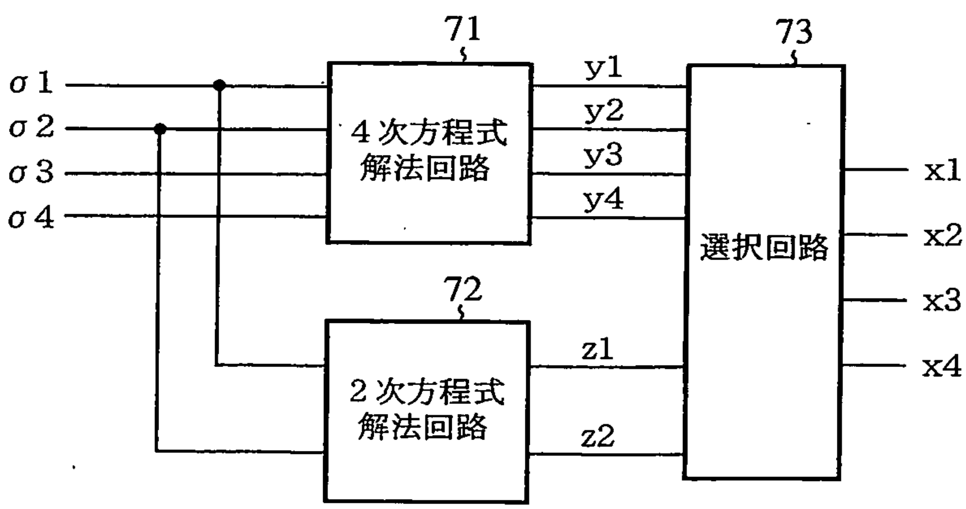
第16図


x1
x2
x3
47
ガロア体
加算回路
45
変換回路
46
変換回路
44
xω
β
43
立方根
算出回路
x
42
2次方程式
解法回路
r3
41
ガロア体
3乗回路
r
s

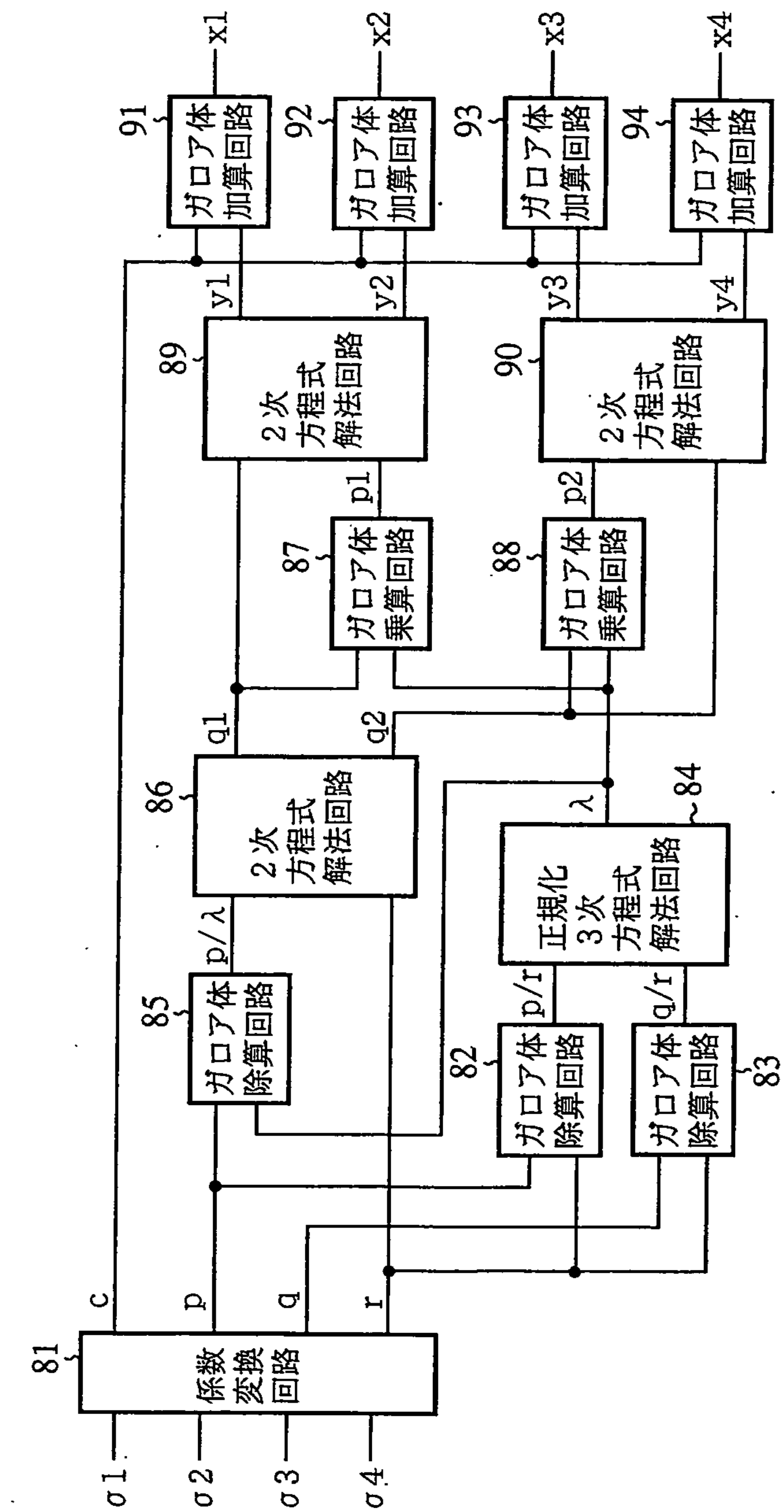
第18図


61
62
63
64
65
σ1
σ2
σ3
変換回路
p
q
正規化
3次方程式
解法回路
y1
y2
y3
ガロア体
加算回路
ガロア体
加算回路
ガロア体
加算回路
x1
x2
x3

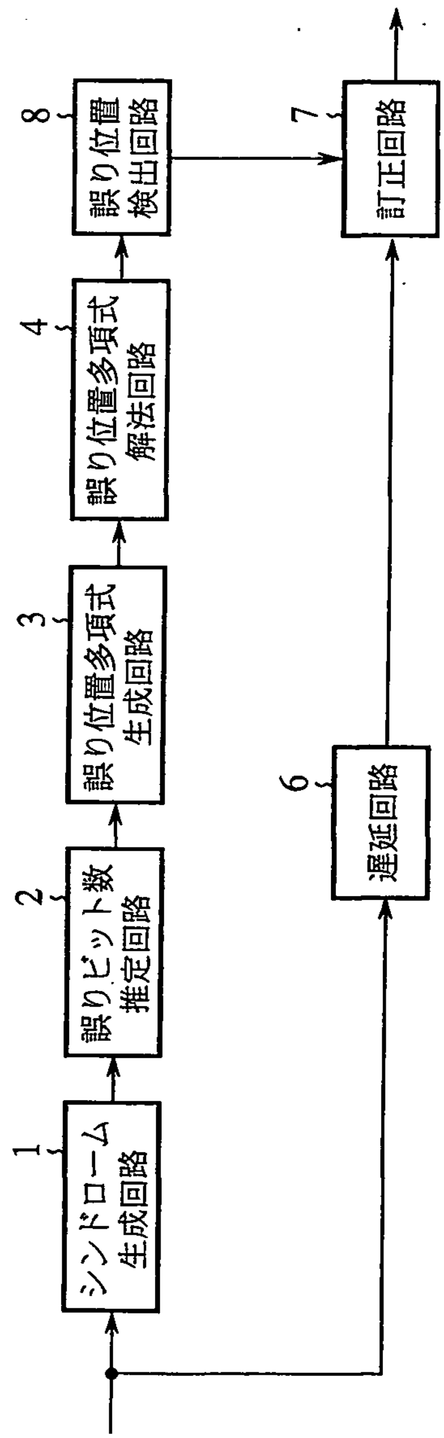
第19図


71
72
73
σ1
σ2
σ3
σ4
4次方程式
解法回路
2次方程式
解法回路
y1
y2
y3
y4
z1
z2
選択回路
x1
x2
x3
x4

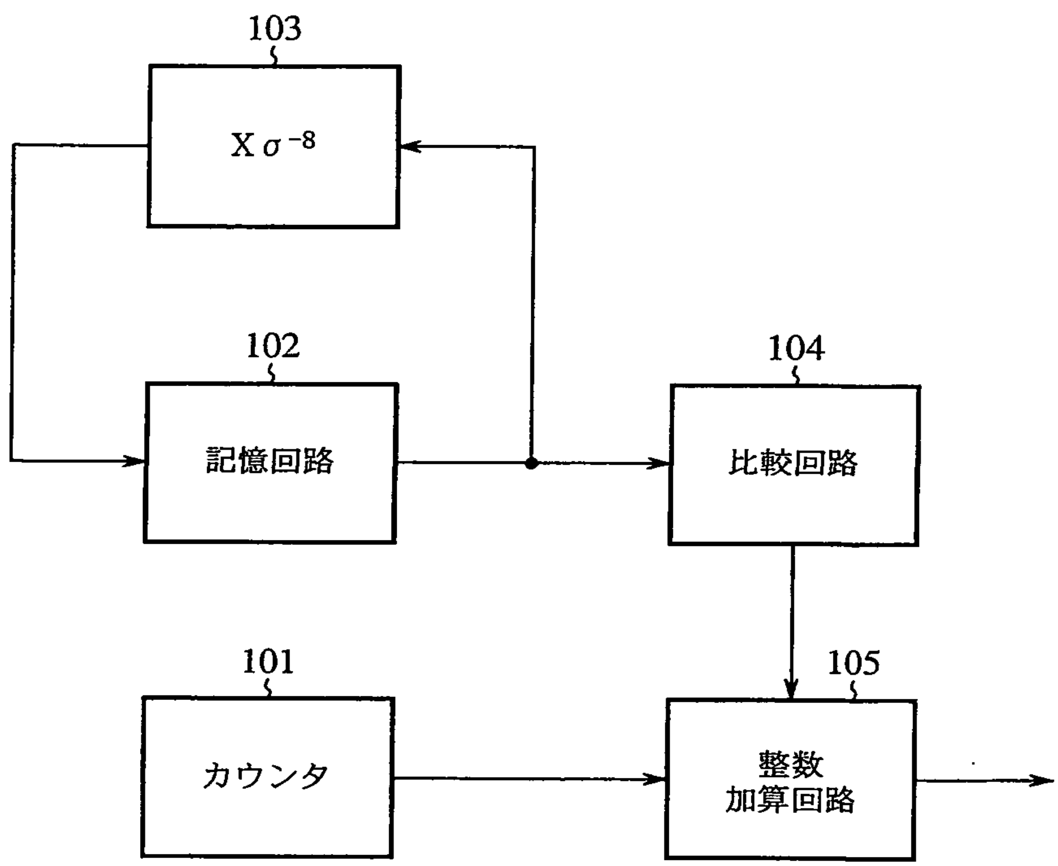
第20図


係数変換回路
81
σ1
σ2
σ3
σ4
c
p
q
r
ガロア体除算回路
82
83
85
p/r
q/r
正規化3次方程式解法回路
84
λ
p/λ
2次方程式解法回路
86
89
90
q1
q2
ガロア体乗算回路
87
88
p1
p2
y1
y2
y3
y4
ガロア体加算回路
91
92
93
94
x1
x2
x3
x4

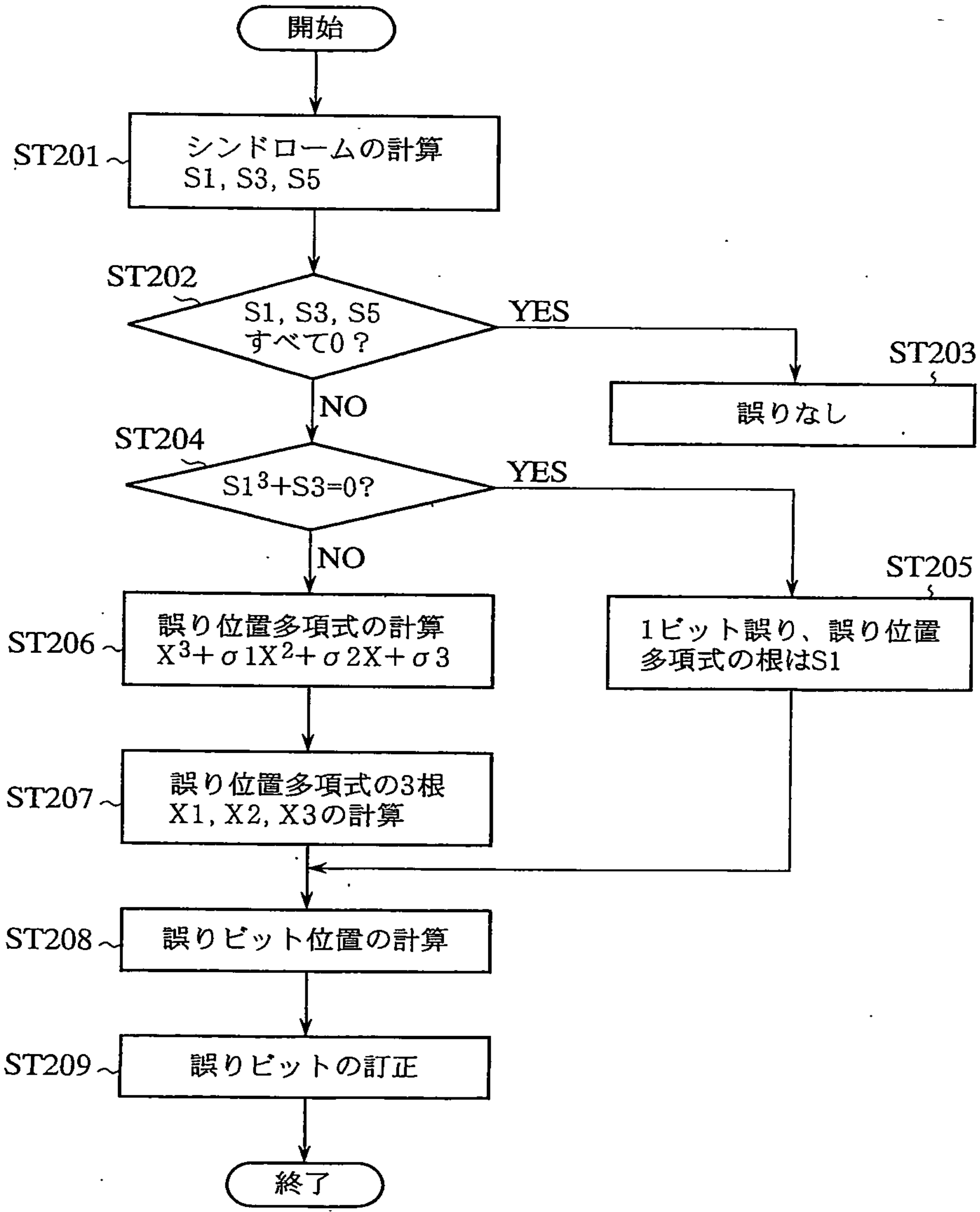
第21図


1
シンドローム
生成回路
2
誤りビット数
推定回路
3
誤り位置多項式
生成回路
4
誤り位置多項式
解法回路
8
誤り位置
検出回路
6
遅延回路
7
訂正回路

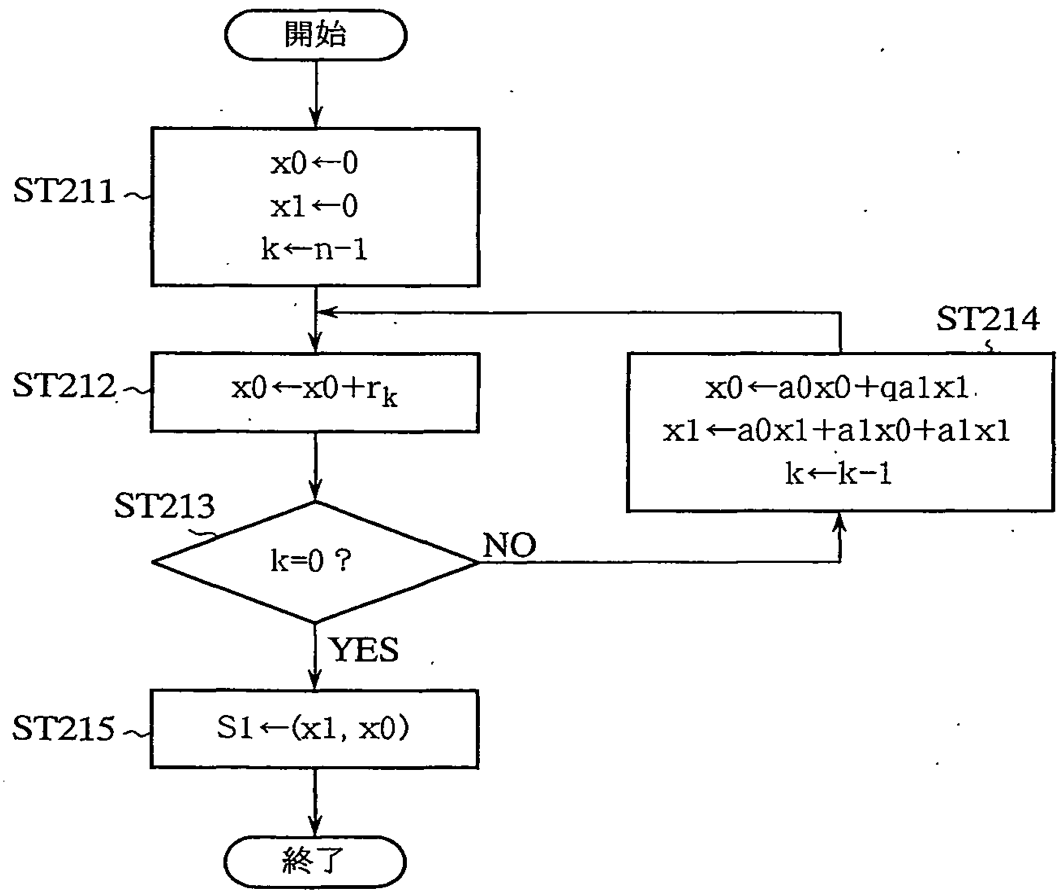
第22図



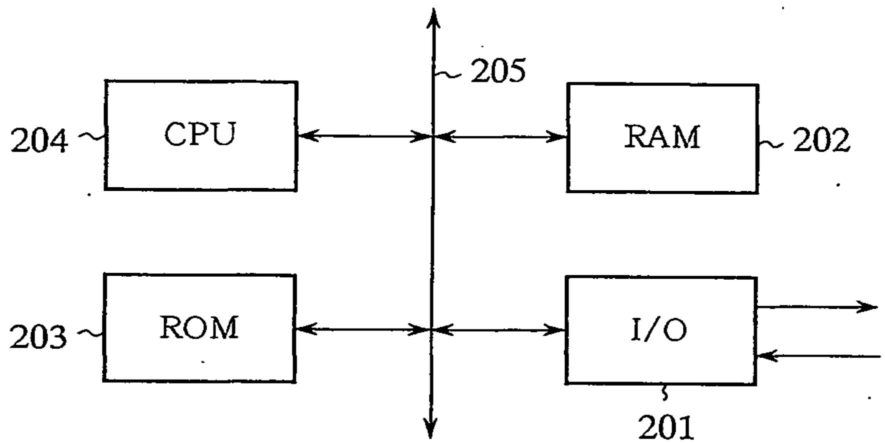
第23図


開始
ST201
シンドロームの計算
S1, S3, S5
ST202
S1, S3, S5
すべて0？
YES
ST203
誤りなし
NO
ST204
$S1^3+S3=0$?
YES
NO
ST205
1ビット誤り、誤り位置
多項式の根はS1
ST206
誤り位置多項式の計算
$X^3+\sigma 1X^2+\sigma 2X+\sigma 3$
ST207
誤り位置多項式の3根
X1, X2, X3の計算
ST208
誤りビット位置の計算
ST209
誤りビットの訂正
終了

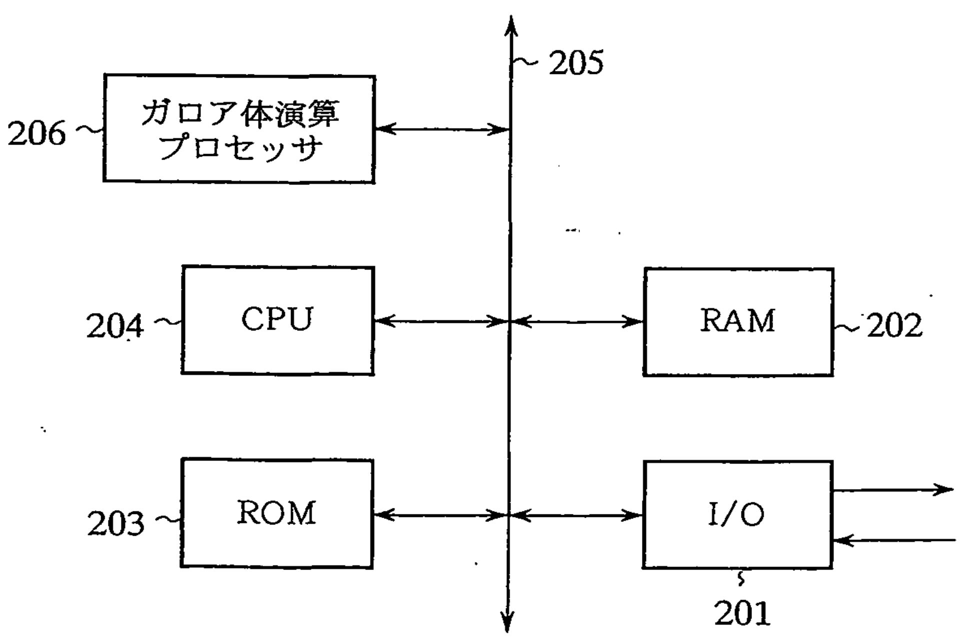
第24図


開始
ST211
x0←0
x1←0
k←n−1
ST212
x0←x0+r_k
ST213
k=0 ?
NO
YES
ST214
x0←a0x0+qa1x1
x1←a0x1+a1x0+a1x1
k←k−1
ST215
S1←(x1, x0)
終了

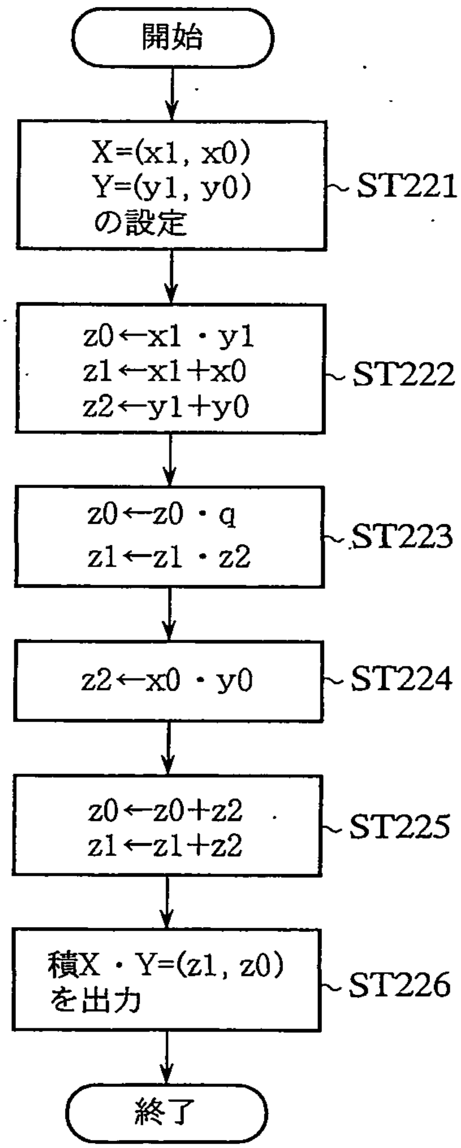
第25図


205
204
CPU
RAM
202
203
ROM
I/O
201

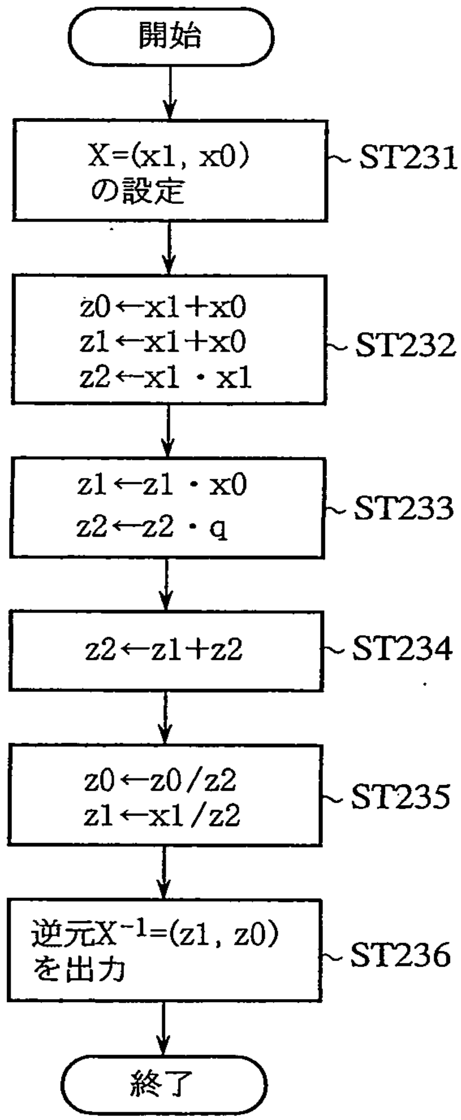
第26図


205
206
ガロア体演算
プロセッサ
204
CPU
RAM
202
203
ROM
I/O
201

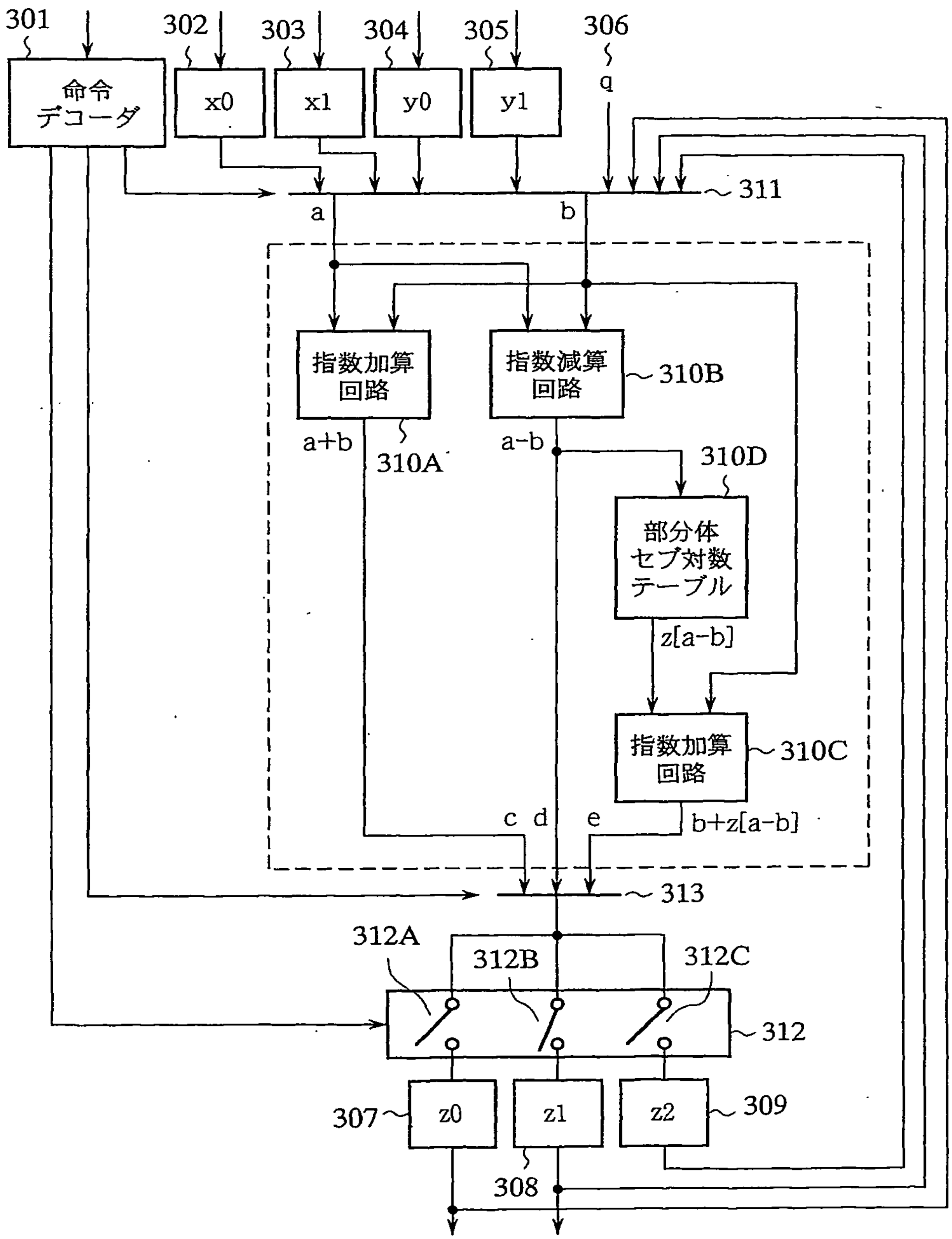
第27図


開始
X=(x1, x0)
Y=(y1, y0)
の設定
ST221
z0←x1・y1
z1←x1+x0
z2←y1+y0
ST222
z0←z0・q
z1←z1・z2
ST223
z2←x0・y0
ST224
z0←z0+z2
z1←z1+z2
ST225
積X・Y=(z1, z0)
を出力
ST226
終了

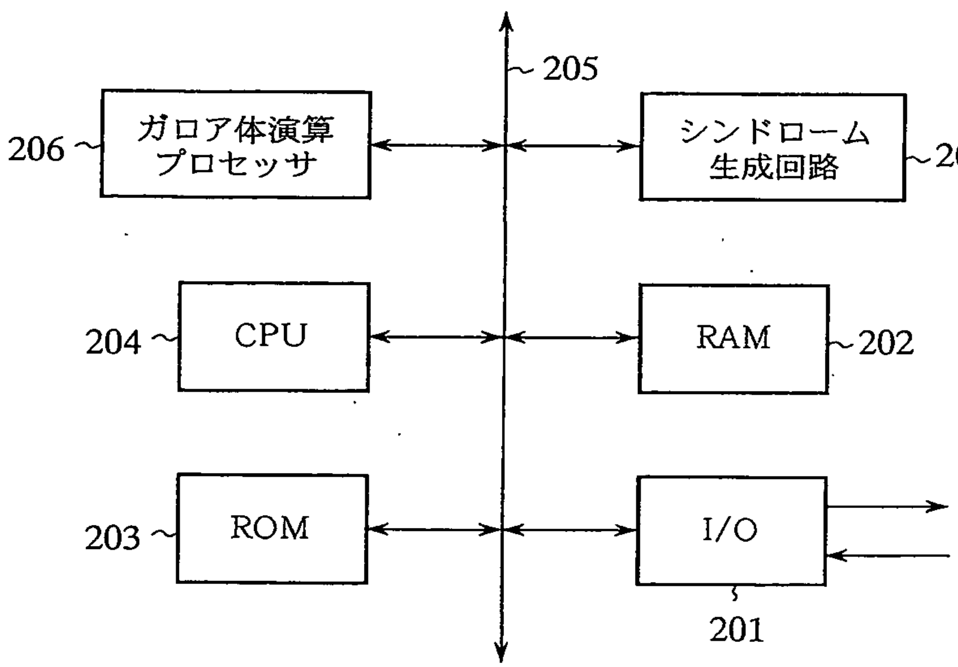
第28図


開始
X=(x1, x0)
の設定
ST231
z0←x1+x0
z1←x1+x0
z2←x1・x1
ST232
z1←z1・x0
z2←z2・q
ST233
z2←z1+z2
ST234
z0←z0/z2
z1←x1/z2
ST235
逆元X⁻¹=(z1, z0)
を出力
ST236
終了

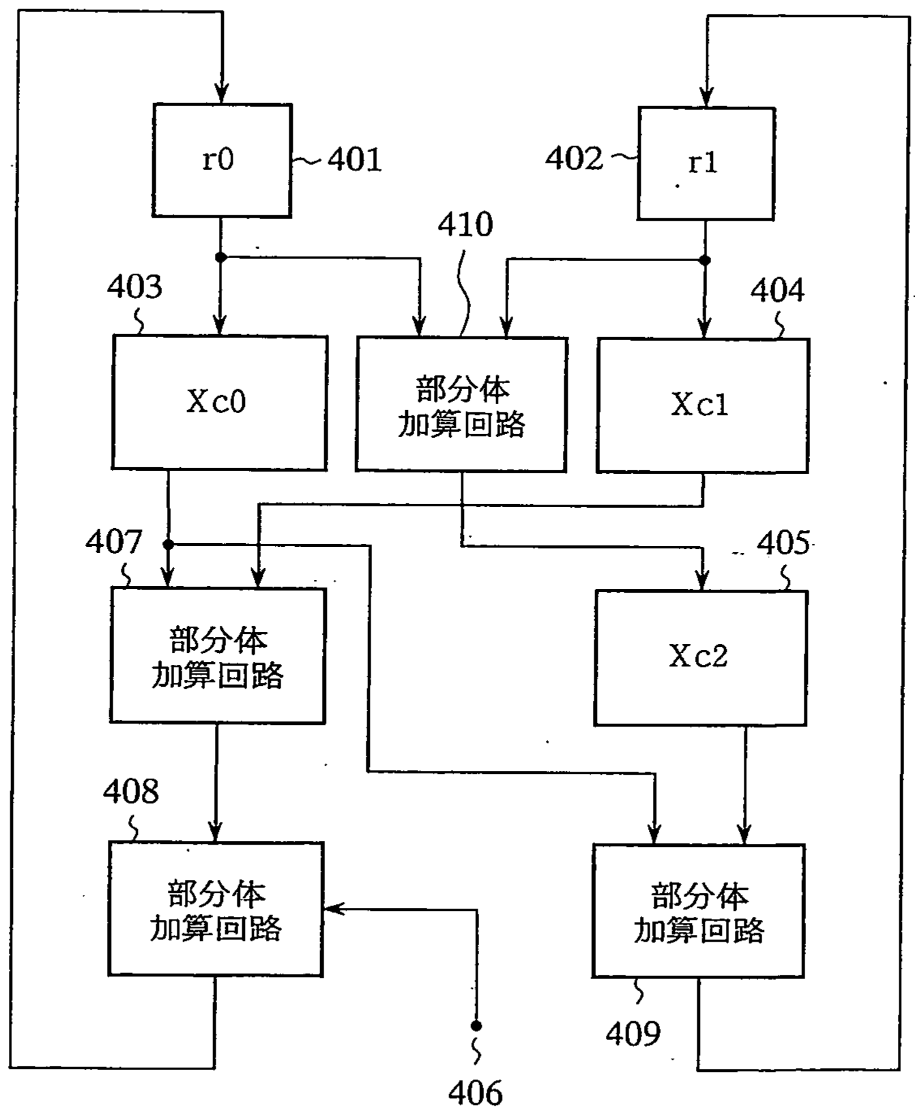
第29図


301
命令
デコーダ
302
x0
303
x1
304
y0
305
y1
306
q
311
a
b
指数加算
回路
310A
a+b
指数減算
回路
310B
a-b
310D
部分体
セブ対数
テーブル
z[a-b]
指数加算
回路
310C
b+z[a-b]
c
d
e
313
312A
312B
312C
312
307
z0
z1
308
z2
309

第30図


205
206
ガロア体演算
プロセッサ
シンドローム
生成回路
207
204
CPU
RAM
202
203
ROM
I/O
201

第31図


r0
401
402
r1
410
403
404
Xc0
部分体
加算回路
Xc1
407
405
部分体
加算回路
Xc2
408
部分体
加算回路
部分体
加算回路
409
406

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP00/06922

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl^7 H03M 13/01

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl^7 H03M 13/00-53

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE/IEE Electronic Library online

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	JP 59-165153 A (Hiroichi OKANO), 18 September, 1984 (18.09.84),	
X	Full text; Figs. 1 to 6 (Family: none)	4-6,16-18, 19-24,26
A	Full text; Figs. 1 to 6 (Family: none)	1-3,7-11, 12-15,25
A	JP 58-219647 A (Tokyo Shibaura Denki K.K.), 21 December, 1983 (21.12.83), Full text; Figs. 1 to 10 (Family: none)	1-26

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 25 December, 2000 (25.12.00)	Date of mailing of the international search report 16 January, 2001 (16.01.01)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

国際調査報告	国際出願番号　ＰＣＴ／ＪＰ００／０６９２２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl⁷　　ＨＯ３Ｍ　１３／０１

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl⁷　　ＨＯ３Ｍ　１３／００－５３

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６
日本国公開実用新案公報	１９７１－２０００
日本国登録実用新案公報	１９９４－２０００
日本国実用新案登録公報	１９９６－２０００

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE/IEE　Electronic Library online

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
	ＪＰ，５９－１６５１５３，Ａ（岡野博一） １８．９月．１９８４（１８．０９．８４）	
X	全文，１－６図（ファミリーなし）	4-6, 16-18, 19-24, 26
A	全文，１－６図（ファミリーなし）	1-3, 7-11, 12-15, 25
A	ＪＰ，５８－２１９６４７，Ａ（東京芝浦電気株式会社） ２１．１２月．１９８３（２１．１２．８３） 全文，１－１０図（ファミリーなし））	1-26

☐　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２５．１２．００	16.01.01

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	西脇　博志　印 電話番号　０３－３５８１－１１０１　内線　６８６８	５Ｋ　８８３２